

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001年7月26日 (26.07.2001)

PCT

(10) 国際公開番号
WO 01/54187 A1

(51) 国際特許分類⁷: H01L 21/68, G06F 17/60

(21) 国際出願番号: PCT/JP00/09404

(22) 国際出願日: 2000年12月28日 (28.12.2000)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2000-8038 2000年1月17日 (17.01.2000) JP

(71) 出願人 (米国を除く全ての指定国について): 株式会社
荏原製作所 (EBARA CORPORATION) [JP/JP]; 〒
144-8510 東京都大田区羽田旭町11番1号 Tokyo (JP).

厚木市愛名 989-7 Kanagawa (JP). 廣尾康正 (HIROO,
Yasumasa) [JP/JP]; 〒247-0056 神奈川県鎌倉市大
船 1868-2-404 Kanagawa (JP). 大橋 剛 (OHASHI,
Tsuyoshi) [JP/JP]; 〒224-0041 神奈川県横浜市都筑区
仲町台 1-13-17 Kanagawa (JP).

(74) 代理人: 渡邊 勇, 外 (WATANABE, Isamu et al.); 〒
160-0023 東京都新宿区西新宿7丁目5番8号 GOWA 西
新宿4階 Tokyo (JP).

(81) 指定国 (国内): JP, KR, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE,
DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

添付公開書類:
— 国際調査報告書

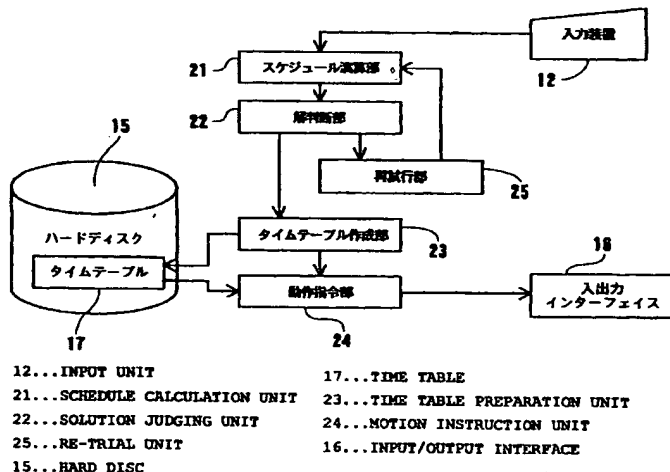
(72) 発明者: および

(75) 発明者/出願人 (米国についてのみ): 小林 洋一
(KOBAYASHI, Yoichi) [JP/JP]; 〒243-0038 神奈川県

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

(54) Title: WAFER TRANSFER CONTROL APPARATUS AND METHOD FOR TRANSFERRING WAFER

(54) 発明の名称: 基板搬送制御装置及び基板搬送方法



12...INPUT UNIT
21...SCHEDULE CALCULATION UNIT
22...SOLUTION JUDGING UNIT
25...RE-TRIAL UNIT
15...HARD DISC
17...TIME TABLE
23...TIME TABLE PREPARATION UNIT
24...MOTION INSTRUCTION UNIT
16...INPUT/OUTPUT INTERFACE

(57) Abstract: A wafer transfer control apparatus is disclosed which is capable of easily maximizing the throughput of a wafer processing apparatus such as a semiconductor manufacturing apparatus and satisfying the demand for immediacy of the motion of transfer machines. The wafer transfer control apparatus comprises an input unit (12) for inputting the time needed for each motion of the transfer machines (1a - 1c) and the time needed to process a wafer in each of the processing apparatuses (3a - 9d), and a schedule calculation unit (21) that calculates the time when each motion of the transfer machines (1a - 1c) is taken so as to advance most the time when the last one of the objective wafers is recovered from a wafer processing apparatus according to a predetermined conditional expression including the inputted time as a parameter. The wafer transfer control apparatus also comprises a motion instruction unit (24) that, when the time reaches a calculated motion execution time of one of the transfer machines (1a - 1c), instructs the transfer machine to take the motion.

[続葉有]



(57) 要約:

本発明は、容易に半導体製造装置などの基板処理装置のスループットを最大にすることができ、また搬送機の動作の即時性に対する要求を満足させることができる基板搬送制御装置を提供する。基板搬送制御装置は、搬送機（１ a～１ c）の各動作に必要とされる時間と各処理機器（３ a～９ d）における基板に対する処理に必要とされる時間とを入力する入力装置（１ ２）と、入力された時間をパラメータとして含む所定の条件式に基づいて、対象とする基板の最終枚が基板処理装置から回収される時刻を最も早くするような搬送機（１ a～１ c）の各動作の実行時刻を算出するスケジュール演算部（２ １）とを備える。また、基板搬送制御装置は、算出された搬送機（１ a～１ c）の各動作の実行時刻になったときに、対応する搬送機に該動作を指令する動作指令部（２ ４）を備える。

明 細 書

基板搬送制御装置及び基板搬送方法

技術分野

本発明は、基板搬送制御装置及び基板搬送方法に関し、特に、搬送機により半導体製造装置などの基板処理装置内の複数の基板を複数の処理機器に順次搬送して処理を行う基板搬送制御装置及び基板搬送方法に関するものである。また、本発明は、かかる基板搬送制御装置によって基板の搬送が制御される基板処理装置に関するものである。

背景技術

半導体製造装置には種々の構成のものがあるが、一般に、複数枚の半導体基板（ウェハ）が、カセットから順次投入され、複数の搬送機により複数の処理機器間を搬送されて並行的に処理され、全処理を終えた基板がカセットに回収されるものが多く用いられている。更に、カセットを複数個装着可能・交換可能としたものもあり、このような装置では、適宜未処理の基板が装填されたカセットに交換することによって連続的に半導体製造装置の運転を行うことができる。そして、これらの半導体製造装置の制御、特に、搬送機の動作の制御は基板搬送制御装置により行われる。

ここで、従来の基板搬送制御装置における代表的な制御方法について簡単に説明する。

従来の基板搬送制御装置においては、制御中の搬送機から搬送機の状態が常時入力されている。そして、この搬送機の状態に基づいて現時点

で動作していない（非動作中の）搬送機を検出する。非動作中の搬送機が検出された場合には、それぞれの非動作中の搬送機について、搬送元の処理機器における処理後基板の有無、搬送機が基板を受け取るためのアームの空き、搬送先の処理機器の空きなどを検査して、次に可能な動作をすべて求める。次に、可能な動作が存在したそれぞれの非動作中の搬送機について、次に行うべき1個の動作を決定し、この動作を実行する指令を対応する搬送機に送信する。該指令を受け取った非動作中の搬送機は与えられた次の動作を開始する。

即ち、半導体製造装置の運転中の各時点において、搬送機が非動作中であることを検出すると、所定の動作が可能である条件（動作可能条件）の成立性を判別し、この条件を満たす動作があれば、そのうちで最も優先順位が高い動作を選択して実行を指令する。

このような処理が繰り返されることにより、上述した半導体製造装置の基板搬送に関する制御が行われる。

しかしながら、従来の基板搬送制御装置では、上記動作可能条件が成立してから始めて、非動作中の搬送機が現在位置から基板の引き渡し又は受け取りを行うべき処理機器の位置に移動することとなる。即ち、搬送機がたとえ非動作中であっても、動作可能条件が成立する以前に動作することができないため、半導体製造装置のスループットが悪化する場合があった。

また、搬送元の処理機器における処理終了時刻を予測する等して、各搬送機が早めに移動を開始できるように可能な限り動作可能条件を改変したとしても、次の動作を順次決定する方法を採用しているため、複数枚の基板を連続的に処理する場合には、最終基板が全処理を終えてカセットに回収される時刻が論理的に可能な最早値（最も早い時刻）よりも

大きく遅れることがあった。

更に、半導体製造装置においては、一般にプロセス処理の面から、ある処理機器で処理された基板を速やかに次段の処理機器に搬送して処理すること（即時性）が望まれる。例えば、めっき等の処理を行う場合において、めっき処理後の基板を放置すると酸化等により品質の悪化を招くため、直ちに次段の処理機器に搬送して洗浄等の後処理を行うことが要求される。即ち、搬送機の動作時刻に関する一定の制約条件（上述の例では、処理後基板にとっての搬送機の待ち時間が0となるような条件）が要求されることがある。

しかし、上述した従来の基板搬送制御装置では、搬送機が動作中であれば、優先度の高い動作に関する動作可能条件が成立しても、すぐにはその動作を実行できないため、このような搬送機の動作時刻に関する制約条件を考慮した制御をすることができなかった。

このため、半導体製造装置の運転に先立って事前にシミュレーションを行い、このような制約条件を満たす制御をすることができるかどうかを確認する必要があり、煩わしい作業となっていた。あるいは、上記搬送機の動作時刻に関する制約条件が成立するように、処理機器の種別ごとに、設定される処理予定時間に制約を設ける必要があり、また、結果的に搬送機の動作の即時性に対する要求を満たせず、品質や歩留まりの悪化につながることもあった。あるいは、即時性を要求される後処理を本処理と一体化して機器を構成しなければならないなど、装置構成上の制約ともなっていた。

発明の開示

本発明は、このような従来技術の問題点に鑑みてなされたもので、容

易に半導体製造装置などの基板処理装置のスループットを最大にすることができ、また搬送機の動作の即時性に対する要求を満足させることができる基板搬送制御装置及び基板搬送方法を提供することを目的とする。また、本発明は、かかる基板搬送制御装置を組み込んだ基板処理装置を提供することを目的とする。

このような従来の基板搬送制御装置における問題点を解決するために、本発明の一態様は、基板処理装置内に設置された複数の処理機器間において搬送機により基板を搬送する基板搬送方法において、上記搬送機の各動作に必要とされる時間と各処理機器における基板に対する処理に必要とされる時間とをパラメータとして含む所定の条件式に基づいて、対象とする基板の最終枚が全処理を終えて上記基板処理装置から回収される時刻を最も早くするような搬送機の各動作の実行時刻を算出し、上記算出された搬送機の各動作の実行時刻になったときに、対応する搬送機に該動作を指令することを特徴とする基板搬送方法である。

また、本発明の好ましい一態様は、線形計画法に基づいて上記搬送機の各動作の実行時刻を算出することを特徴とする基板搬送方法である。

また、本発明の好ましい一態様は、上記条件式に基づいて搬送機の各動作の実行時刻の解が得られたか否かを判断し、上記実行時刻の解が得られなかったと判断された場合に、上記基板処理装置内に同時に存在する基板の平均枚数を減少させるように上記条件式を修正し、上記実行時刻の算出を再試行することを特徴とする基板搬送方法である。

これにより、対象とする基板の最終枚が全処理を終えて上記基板処理装置から回収される時刻を最も早くするような搬送機の各動作の実行時刻をスケジューリングすることができるので、基板処理装置のスループットを最大にすることができる。

また、煩わしい事前の検討や処理予定時間の制約を伴うことなく、搬送機の動作時刻に関連して設定された制約条件を満たしつつ、対象とする基板の最終枚が全処理を終えて上記基板処理装置から回収される時刻を最も早くすることができ、プロセス処理上の要求を満たすことができると共に、基板処理装置のスループットを最大にすることができる。

また、本発明の好ましい一態様は、上記基板処理装置の運転開始後において、上記搬送機の各動作の実行時刻の算出が新たに必要か否かを判断し、上記実行時刻の算出が新たに必要であると判断された場合に、一の想定時刻と実行時刻の算出において対象とする基板の最終基板とを決定し、過去に求められたスケジューリング結果であって上記決定された想定時刻以前のスケジューリング結果を保持しつつ、上記決定された最終基板までの基板を対象として新たに実行時刻を算出することを特徴とする基板搬送方法である。

これにより、連続運転中の各基板の処理予定時間が逐次分割して得られるような場合においても、プロセス処理上の制約を満たしつつスループットを近似的に最大とすることができる。

更に、各回のスケジューリングの試行において、計算可能な枚数を考慮してスケジューリングの対象となる追加基板数を推定し得るので、比較的処理能力の低いコンピュータでもスケジューリングを行うことができる。

更に、本発明の好ましい一態様は、搬送機が各動作をし始めた時刻を取得し、上記取得された時刻と過去に求められたスケジューリング結果における実行時刻との間に矛盾又は予め決められた範囲以上の差があるか否かを判断し、矛盾又は予め決められた範囲以上の差があると判断された場合に、該矛盾又は予め決められた範囲以上の差があると判断され

た時点において未実施の搬送機の各動作の実行時刻を補正することを特徴とする基板搬送方法である。

これにより、搬送機の動作又は処理機器における基板処理に予定からの遅れが生じたとしても、プロセス処理上の制約やスループットに対する影響を小さく抑え、かつ、将来にその影響を引きずらずに基板処理装置を運転することが可能となる。

本発明の好ましい一態様は、上記基板処理装置の運転開始後において、基板処理装置への投入が予定されている基板に関する条件の変更を検知し、上記基板に関する条件の変更が検知された場合に、該条件が変更された基板以降の基板に対する搬送機の各動作の実行時刻を補正することを特徴とする基板搬送方法である。

これにより、処理の取消、処理予定時間の変更、装置投入順序の変更などの未投入基板に関する条件の変更があった場合においても、この変更に対応して基板処理装置を運転することが可能となる。

本発明の好ましい一態様は、1以上の基板について上記基板処理装置内の1以上の処理機器における処理が省略される場合に、上記1以上の基板が上記1以上の処理機器を飛び越して搬送されるように、上記搬送機の各動作の実行時刻を算出することを特徴とする基板搬送方法である。

これにより、基板処理装置の連続運転中に、不要な処理機器種別を飛び越して基板を搬送することができるため、複数の処理機器種別を目的に応じて使い分けることができる。従って、大幅にスループットを向上することができると共に多品種少量生産に対応した柔軟な運転が可能となる。

また、本発明の他の態様は、基板処理装置内に設置された複数の処理機器間における搬送機による基板の搬送を制御する基板搬送制御装置に

において、上記搬送機の各動作に必要とされる時間と各処理機器における基板に対する処理に必要とされる時間とを入力する入力装置と、上記入力装置により入力された時間をパラメータとして含む所定の条件式に基づいて、対象とする基板の最終枚が全処理を終えて上記基板処理装置から回収される時刻を最も早くするような搬送機の各動作の実行時刻を算出するスケジュール演算部と、上記スケジュール演算部により算出された搬送機の各動作の実行時刻になったときに、対応する搬送機に該動作を指令する動作指令部とを備えることを特徴とする基板搬送制御装置である。

また、本発明の好ましい一態様は、上記スケジュール演算部は線形計画法に基づいて上記搬送機の各動作の実行時刻を算出することを特徴とする基板搬送制御装置である。

更に、本発明の好ましい一態様は、上記スケジュール演算部により搬送機の各動作の実行時刻の解が得られたか否かを判断する解判断部と、上記解判断部により上記実行時刻の解が得られなかったと判断された場合に、上記基板処理装置内に同時に存在する基板の平均枚数を減少させるように上記条件式を修正し、上記スケジュール演算部による実行時刻の算出を再試行する再試行部とを備えることを特徴とする基板搬送制御装置である。

また、本発明の好ましい一態様は、上記基板処理装置の運転開始後において、上記スケジュール演算部による上記搬送機の各動作の実行時刻の算出が新たに必要か否かを判断するスケジュール判断部と、上記スケジュール判断部により上記実行時刻の算出が新たに必要であると判断された場合に、一の想定時刻と上記スケジュール演算部による実行時刻の算出において対象とする基板の最終基板とを決定する演算条件決定部と

を備え、上記スケジュール演算部は、過去に求められたスケジューリング結果であって上記演算条件決定部により決定された想定時刻以前のスケジューリング結果を保持しつつ、上記演算条件決定部により決定された最終基板までの基板を対象として新たに実行時刻を算出することを特徴とする基板搬送制御装置である。

また、本発明の好ましい一態様は、搬送機が各動作をし始めた時刻を取得する実績時刻取得部と、上記実績時刻取得部により取得された時刻と過去に求められたスケジューリング結果における実行時刻との間に矛盾又は予め決められた範囲以上の差があるか否かを判断する再スケジュールリング判断部と、上記再スケジュールリング判断部により矛盾又は予め決められた範囲以上の差があると判断された場合に、該矛盾又は予め決められた範囲以上の差があると判断された時点において未実施の搬送機の各動作の実行時刻を補正する補正部とを備えることを特徴とする基板搬送制御装置である。

更に、本発明の好ましい一態様は、上記基板処理装置の運転開始後において、基板処理装置への投入が予定されている基板に関する条件の変更を検知する条件変更検知部と、上記条件変更検知部により上記基板に関する条件の変更が検知された場合に、該条件が変更された基板以降の基板に対する搬送機の各動作の実行時刻を補正する補正部とを備えることを特徴とする基板搬送制御装置である。

また、本発明の好ましい一態様は、上記スケジュール演算部が、1以上の基板について上記基板処理装置内の1以上の処理機器における処理が省略される場合に、上記1以上の基板が上記1以上の処理機器を飛び越して搬送されるように、上記搬送機の各動作の実行時刻を算出することを特徴とする基板搬送制御装置である。

本発明の更なる他の一態様は、基板の処理を行う複数の処理機器を備え、該処理機器間において搬送機により基板を搬送して基板を処理する基板処理装置において、上述した基板搬送制御装置を備えたことを特徴とする基板処理装置である。

図面の簡単な説明

図 1 は、本発明に係る一実施形態における半導体製造装置の構成を示す模式図；

図 2 は、本発明の第 1 の実施形態におけるハードウェア構成の一実施例を示す図；

図 3 は、本発明の第 1 の実施形態における基板搬送制御の構成を示すブロック図；

図 4 は、本発明の第 1 の実施形態における基板搬送制御の手順を示すフローチャート；

図 5 は、本発明の第 2 の実施形態における基板搬送制御の構成を示すブロック図；

図 6 は、本発明の第 2 の実施形態における基板搬送制御の手順を示すフローチャート；

図 7 は、本発明の第 2 の実施形態におけるスケジューリングの対象とする時間領域のイメージを示す図；

図 8 は、本発明の第 3 の実施形態における基板搬送制御の構成を示すブロック図；

図 9 は、本発明の第 3 の実施形態におけるスケジュール補正部において行われる処理の手順を示すフローチャート；

図 10 は、本発明の第 4 の実施形態における基板搬送制御の構成を示

すブロック図；

図 1 1 は、本発明の第 4 の実施形態におけるスケジュール補正部において行われる処理の手順を示すフローチャート；

図 1 2 は、基板処理装置の構成の一例を示す図；

図 1 3 は、図 1 2 の処理機器種別間における基板の流れの一例を示す図；

図 1 4 A 及び図 1 4 B は、図 1 3 においてスケジューリングの対象となる基板の順序を示す図；

図 1 5 は、図 1 2 の処理機器種別間における基板の流れの一例を示す図；

図 1 6 A 及び図 1 6 B は、図 1 5 においてスケジューリングの対象となる基板の順序を示す図；

図 1 7 は、基板処理装置の構成の一例を示す図；

図 1 8 は、図 1 7 の処理機器種別間における基板の流れの一例を示す図；

図 1 9 A 乃至図 1 9 C は、図 1 8 においてスケジューリングの対象となる基板の順序を示す図；

図 2 0 は、本発明に係る基板搬送装置が組み込まれた基板処理装置の全体構成を示すブロック図；

図 2 1 は、本発明の第 2 の実施形態の基板搬送制御装置を用いて搬送機の実行時刻をスケジューリングした場合における運転開始直後のスケジューリング結果を示す図；

図 2 2 は、本発明の第 2 の実施形態の基板搬送制御装置を用いて搬送機の実行時刻をスケジューリングした場合における運転開始から一定時間経過した後のスケジューリング結果を示す図である。

発明を実施するための最良の形態

以下、本発明に係る基板搬送制御装置の第1の実施形態について図1乃至図4を参照して説明する。本発明に係る基板搬送制御装置は、基板処理装置内に設置された複数の処理機器間における基板の搬送を制御するものである。なお、以下の説明においては、本発明に係る基板搬送制御装置によって基板の搬送が制御される基板処理装置が、半導体基板(ウェハ)に対して処理を行う半導体製造装置である場合について説明するが、本発明はこれに限らず、例えば、ガラス基板に対してLCD製造用の処理を行う基板処理装置についても適用することができる。

図1は、本実施形態における半導体製造装置の構成を示す模式図である。図1に示すように、本発明に係る基板搬送制御装置によって制御される半導体製造装置は、基板を搬送する搬送機1a~1c、基板が装填されるカセット2a, 2b、基板の受け渡しに用いる仮置き台3a, 3b、反転機4、水洗乾燥機5a, 5b、薬液洗浄機6a, 6b、粗洗浄機7、前処理槽8a, 8b、めっき槽9a~9dを備えている。ここで、本実施形態においては、プロセス処理を行う5a~9dだけでなく、仮置き台3a, 3b、反転機4も含めて処理機器として扱う。また、半導体製造装置を、例えば、成膜処理を行うCVD装置、研磨処理を行うポリッシング装置等の種々の装置として構成することもでき、これに応じた処理機器もさまざまな機器とすることができる。

カセット2a又は2bに装填された基板は、搬送機1aにより装置内に投入され仮置き台3aに搬送された後、更に搬送機1bにより仮置き台3bに搬送される。次に基板は、搬送機1cにより前処理槽8a又は8bに搬送され処理されて反転される。その後、搬送機1cによりめっ

き槽 9 a ~ 9 d に搬送されて処理され、更に粗洗浄機 7 に搬送される。粗洗浄を終えた基板は、搬送機 1 b により薬液洗浄機 6 a 又は 6 b に搬送され処理されて、更に反転機 4 に搬送され反転される。基板は、最後に搬送機 1 a によって水洗乾燥機 5 a 又は 5 b に搬送され処理されて、最初に装填されていたカセット 2 a 又は 2 b に回収される。なお、基板は単一の基板だけでなく、治具により連結されるなどにより一体化された複数枚の基板の組であってもよい。

ここで、本実施形態においては、搬送機 1 a ~ 1 c の各動作が予め定義されている。例えば、搬送機 1 c の動作としては、仮置き台 3 b に移動して基板を受け取る動作 C、前処理槽 8 a, 8 b に搬送して該基板を引き渡す動作 D、前処理槽 8 a, 8 b に移動して前処理後の基板を受け取る動作 E、めっき槽 9 a ~ 9 d に搬送して基板を引き渡す動作 F、めっき槽 9 a ~ 9 d に移動してめっき処理後の基板を受け取り粗洗浄機に移動して該基板を引き渡す動作 G が定義されている。

次に、本実施形態に係る基板搬送制御装置について説明する。図 2 は本実施形態に係る基板搬送制御装置のハードウェア構成の一実施例を示す図、図 3 は本実施形態における基板搬送制御装置の構成を示すブロック図である。

図 2 に示すように、基板搬送制御装置 10 は、中央処理装置 (CPU) 11、キーボード、マウス等のポインティングデバイスや他のコンピュータ内に格納されたデータを読み込むための通信装置等の入力装置 12、及び記憶装置としての ROM 13、メモリ 14、ハードディスク 15 を含んで構成される。また、この基板搬送制御装置 10 は、入出力インターフェイス 16 を介して上記半導体製造装置の搬送機 1 a ~ 1 c と接続されており、上記 CPU 11 からの信号が入出力インターフェイス 16

を介して半導体製造装置の搬送機 1 a ~ 1 c に送られることによって該搬送機 1 a ~ 1 c が制御される。

R O M 1 3 及びハードディスク 1 5 には、O S (Operating System) と協働して C P U 1 1 等に命令を与え、基板搬送制御を行うためのコンピュータプログラムのコードが格納されている。このコンピュータプログラムは、メモリ 1 4 にロードされることによって実行され、C P U 1 1 と協働して以下に述べる基板搬送制御を行う。このようなコンピュータプログラムと C P U 1 1 との協働によって、図 3 に示すように、後述するスケジュール演算部 2 1、解判断部 2 2、タイムテーブル作成部 2 3、動作指令部 2 4、再試行部 2 5 が構成される。また、ハードディスク 1 5 (又はメモリ 1 4) には、後述するタイムテーブル作成部 2 3 によって作成 (更新) されるタイムテーブル 1 7 が格納される。

以下、本実施形態に係る基板搬送制御装置 1 0 における基板搬送制御の手順について説明する。図 4 は、本実施形態に係る基板搬送制御装置 1 0 における基板搬送制御の手順を示すフローチャートである。

まず、基板処理装置の運転開始に先立って、半導体製造装置の搬送機 1 a ~ 1 c の各動作に必要とされる時間 (以下、動作予定時間という)、例えば、搬送機 1 a ~ 1 c が処理機器から基板を受け取るために必要とされる予定時間や搬送機 1 a ~ 1 c がある処理機器位置から他の処理機器位置に移動するために必要とされる予定時間などを入力する (ステップ 1)。この動作予定時間の入力、上記入力装置 1 2 を介して行われる。

また、処理機器 3 a ~ 9 d における基板に対する処理に必要とされる時間 (以下、処理予定時間という)、例えば、粗洗浄機 7 において基板を洗浄するために予定される時間などを入力する (ステップ 2)。この

処理予定時間の入力も、上記入力装置 12 を介して行われる。

なお、これら動作予定時間及び処理予定時間を入力するための入力装置は、キーボードやポインティングデバイス等に限られるものではなく、例えば、上記動作予定時間や処理予定時間を予め記憶装置 14 又は 15 にファイルとして格納しておき、このファイルを読み込むことにより動作予定時間及び処理予定時間を入力することとしてもよいし、また、このようなファイルを他のコンピュータに保存しておき、これを通信装置を介して読み込むことにより動作予定時間及び処理予定時間を入力することとしてもよい。動作予定時間をファイルに格納する場合には、例えば、各搬送機に接続されたコンピュータによって実際に搬送機の各動作に必要とされる時間を計測し、この計測された時間を動作予定時間としてファイルに格納することとしてもよい。また、この場合には、装置の運転中に搬送機の各動作に必要とされる時間を計測し、平均化などの処理を行って上記ファイルに格納された動作予定時間を更新すれば、動作予定時間の精度を向上させたり、経時変化に対処させたりすることが可能となる。

次に、スケジュール演算部 21 によって、対象とする基板の最終枚（最終基板）が全処理を終えて半導体製造装置から回収される時刻を最も早くするような搬送機 1a～1c の各動作の動作時刻（以下、実行時刻という）が導出される（ステップ 3）。この実行時刻の導出は所定の条件式を満たす解を算出することによって行うが、この詳細については後述する。

ここで、上記条件式を満たす解は必ず存在するとは限らず、上記スケジュール演算部 21 による演算の後、上記条件式を満たす解が得られたか否かが解判断部 22 により判断される（ステップ 4）。

解が得られたと判断された場合には、タイムテーブル作成部 2 3 がこの実行時刻に基づいたタイムテーブル 1 7、即ち、上記得られた実行時刻と該実行時刻になったときに行う搬送機の動作とを対応づけたテーブルを作成（更新）し、該タイムテーブル 1 7 を上記ハードディスク 1 5 内に格納する（ステップ 5）。

そして、半導体製造装置の運転時には、動作指令部 2 4 がハードディスク 1 5 に格納されたタイムテーブル 1 7 を参照して搬送機 1 a ~ 1 c の制御を行う。即ち、タイムテーブル 1 7 に記述された実行時刻になったときに、対応する搬送機の動作を入出力インターフェイス 1 6 を介して該搬送機に指令する。これにより、対象とする基板の最終枚が全処理を終えて半導体製造装置から回収される時刻が最も早くなる。なお、動作指令部 2 4 が搬送機 1 a ~ 1 c に動作を指令する際には、その搬送機が非動作中であること、搬送元の処理機器における基板の処理が完了していること、及び搬送先の処理機器に先行する基板が存在せずリセットも完了していることを確認した上で、指令を送信する。これらの条件が満足されない場合には、動作指令部 2 4 は上記条件が満足されるまで待ってから指令を送信する。

一方、解判断部 2 2 により上記条件式を満たす解が得られなかったと判断された場合には、再試行部 2 5 が、装置内の搬送機及び処理機器上に同時に存在する基板の平均枚数を減じるように、即ち、基板の投入間隔を調整して、上記条件式を修正し、上記ステップ 3 以降の処理を再試行する（ステップ 6）。この条件式の修正は、搬送機の動作予定時間と処理機器における処理予定時間とを 0 とした仮想的な基板（以下、空基板という）を適当な間隔で基板間に挿入することにより行われる。このとき、装置内に同時に存在する基板の枚数が減れば、搬送機の動作の頻

度が小さくなって搬送機に余裕が生じるため、解が得られる確率が増す。再試行部 25 による再試行後も解が得られない場合には、更に上述の装置内に同時に存在する基板の平均枚数を減じるように上記条件式を修正することとし、極端な場合には、先行する基板の全処理が終了してカセット 2a 又は 2b に回収されてから、次の基板が装置内に投入されることになる。

次に、上述のスケジュール演算部 21 における条件式の設定及び実行時刻の導出を具体例と共に説明する。なお、以下に説明する条件式の設定及び実行時刻の導出は一例であり、他のあらゆる手法を用いて行うこともできる。

まず、搬送機 1a ~ 1c の動作の番号（動作番号） k を基板が半導体製造装置に投入されてから回収されるまでの経路に沿って順に 1, 2, 3, ..., K と定義する。また半導体製造装置の運転開始から十分に時間が経過し半導体製造装置内に基板が十分にあって定常的に運転されている状態を想定して、動作 k に関し、対応する搬送機の次に実行される動作の番号を $k_p(k)$ と表す。更に、半導体製造装置の運転開始時には 1 枚目の基板の前に、また、運転終了時には最終基板の後に、上述した空基板が適当枚数存在すると仮定することにし、これら空基板を含めて、カセット 2a 又は 2b から半導体製造装置への投入順に基板番号 n を定めることとして、動作 k から次の動作 $k_p(k)$ に移るときに動作の対象とする基板の基板番号の増分を $n_p(k)$ と表す。例えば、図 1 に示す半導体製造装置については以下のように定義する。

搬送機 1a がカセット 2a 又は 2b に装填された基板を仮置き台 3a に搬送する動作 A を $k = 1$ 、搬送機 1b が仮置き台 3a 上の基板をもう 1 つの仮置き台 3b に搬送する動作 B を $k = 2$ 、搬送機 1c が仮置き台

3 bに移動して基板を受け取る動作Cを $k = 3$ 、上記受け取った基板を前処理槽8 a又は8 bに搬送して引き渡す動作Dを $k = 4$ 、前処理槽8 a又は8 bに移動して基板を受け取る動作Eを $k = 5$ 、上記受け取った基板をめっき槽9 a～9 dに搬送して引き渡す動作Fを $k = 6$ 、めっき槽9 a～9 dに移動してめっき処理後の基板を受け取り粗洗浄機に移動して該基板を引き渡す動作Gを $k = 7$ などと定義する。

更に、半導体製造装置の運転開始から十分に時間が経過して、半導体製造装置内に基板が十分にあって定常的に運転されている状態を想定して、搬送機の動作の順序を定めておく。例えば、搬送機1 cの動作順序を動作番号が $3 \rightarrow 5 \rightarrow 4 \rightarrow 6 \rightarrow 7 \rightarrow 3 \rightarrow \dots$ となるように周期的に定義する。この場合には、

$$k_p(3) = 5$$

$$k_p(4) = 6$$

$$k_p(5) = 4$$

$$k_p(6) = 7$$

$$k_p(7) = 3$$

と表すことができる。更に、動作 k から次の動作 $k_p(k)$ に移るときの基板番号の増分 n_p も以下のように定めておく。なお、この n_p は、処理機器3 a～9 dの各種別ごとの機器数を考慮して定められる。

$$n_p(3) = -2$$

$$n_p(4) = -2$$

$$n_p(5) = +2$$

$$n_p(6) = -3$$

$$n_p(7) = +6$$

このとき、各基板が同一種別内の各処理機器（例えば、8 a～8 b、

9 a ~ 9 d) に投入順・周期的に割り当てられるものとするれば、以下に示す動作予定時間が一義的に定められる。これらの動作予定時間は、上述の入力装置 1 2 により入力されたもの、あるいは入力された値を基に搬送機の位置や経路を考慮して計算により求められるものである。

$M1(k, n)$: 搬送機が動作 k の直前位置から基板 n を受け取る前に移動する時間

$G1(k, n)$: 搬送機が動作 k で処理機器から基板 n を受け取る時間

$M(k, n)$: 搬送機が動作 k で基板 n を保持して移動する時間

$G2(k, n)$: 搬送機が動作 k で処理機器に基板 n を引き渡す時間

$M2(k, n)$: 搬送機が動作 k で基板 n を引き渡してから移動する時間

なお、これらの動作予定時間は 0 となる場合がある。

また、これらの合計を $Tg(k, n)$ と定義しておく。即ち、

$$Tg(k, n) = M1(k, n) + G1(k, n) \\ + M(k, n) + G2(k, n) + M2(k, n)$$

と定義する。

また、以下の非負の変数を定義する。

$xr(k, n)$: 基板 n に対する動作 k の直前の搬送機の休止時間

$xw(k, n)$: 基板 n に対する動作 k の直前の処理機器上での搬送機の待ち時間

$xf(k, n)$: 基板 n に対する動作 k により基板を処理機器に引き渡す直前の該処理機器の空き時間

なお、 $xw(k, n)$ は処理機器からの基板受け取りを含む動作についてのみ定義される。また、 $xf(k, n)$ は処理機器への基板の引き

渡しを含む動作についてのみ定義されるが、実用的には、搬送機間の基板の受け渡しに用いられる中継型の処理機器に基板を引き渡す動作に限定してもよい。

ここで、基板 n に対する動作 k の開始時刻を $t(k, n)$ で表すと、以下の 3 式が成立する。

$$\begin{aligned} & t(k p(k), n + n p(k)) \\ & = t(k, n) + T g(k, n) \\ & \quad + x r(k p(k), n + n p(k)) \quad \dots \text{(式 1)} \end{aligned}$$

$$\begin{aligned} & t(k+1, n) \\ & = t(k, n) + T g(k, n) - M 2(k, n) + P(k, n) \\ & \quad - M 1(k+1, n) + x w(k+1, n) \quad \dots \text{(式 2)} \end{aligned}$$

$$\begin{aligned} & t(k, n) \\ & = t(k+1, n - U(k)) \\ & \quad + M 1(k+1, n - U(k)) + G 1(k+1, n - U(k)) \\ & \quad - M 1(k, n) - G 1(k, n) - M(k, n) + x f(k, n) \\ & \quad \dots \text{(式 3)} \end{aligned}$$

ここで、(式 2) 中の $P(k, n)$ は動作番号 k で表される動作後の基板番号 n の処理予定時間であって、上記入力装置 12 により入力されたもの、あるいは、入力された値を基に計算されるものであり、通常基板ごとに指定されるめっき、洗浄等の処理予定時間に加えて、処理機器上で処理を行うに先立って実行されるシャッタ閉や液張り等の前動作や、処理を終えてから実行される液抜きやシャッタ開等の後動作に要する時間を含むものである。また、(式 3) 中の $U(k)$ は動作 k で基板を引き渡す処理機器に対する種別内の機器数を表す。

上記 (式 1) は基板 n に対する動作 k の次に同一の搬送機が行う動作

の開始時刻、(式2)は基板nに対して処理機器での処理終了後次に行われる動作k+1の開始時刻、(式3)は搬送機が処理機器から処理後の基板を受け取った後次の基板nを引き渡す動作の開始時刻をそれぞれ表している。

上述の(式1)～(式3)の式は、 T 、 X_r 、 X_w 、 X_f をそれぞれ $t(k, n)$ 、 $x_r(k, n)$ 、 $x_w(k, n)$ 、 $x_f(k, n)$ を要素とする列ベクトル、 R_m 、 W_m 、 F_m を適当な行列、 R_v 、 W_v 、 F_v を適当な列ベクトルとして、以下のように変形することができる。

$$T = R_m X_r + R_v \quad \dots (式1a)$$

$$X_w = W_m X_r + W_v \quad \dots (式2a)$$

$$X_f = F_m X_r + F_v \quad \dots (式3a)$$

ここで、上記(式1a)において、左辺のベクトル T には最終基板N(空基板を除く)に対する回収動作の開始時刻を表す $t(K, N)$ に相当する要素があり、右辺のベクトル $R_m X_r$ においてこれに対応する要素が最小となれば、対象とする基板の最終枚が全処理を終えて半導体製造装置から回収される時刻を最も早くすることができる。

この回収時刻を最も早くする条件は、 c を適当な行ベクトルとして以下のように表すことができる。

$$c X_r \rightarrow \text{最小} \quad \dots (式4)$$

ところで、上記(式1a)～(式3a)で表される搬送動作が物理的に成立するための条件は、通常、 $X_r \geq 0$ 、 $X_w \geq 0$ 、 $X_f \geq 0$ であり、この不等式と上記(式1a)～(式3a)とから、以下の不等式を導くことができる。

$$X_r \geq 0 \quad \dots (式1b)$$

$$W_m X_r \geq -W_v \quad \dots (式2b)$$

$$F_m X_r \geq -F_v \quad \dots \text{(式 3 b)}$$

ここで、ある処理機器において、搬送機が先行する基板を受け取ってから次の基板を引き渡し始めるまでに一定の時間を要する場合には、(式 3 b) の右辺の対応する要素に、この時間を加える。例えば、上述の反転器 4 においては、搬送機 1 a が反転後の基板を受け取った後、反転機構がリセットされてはじめて、搬送機 1 b が次の基板を引き渡すことができる。このような場合には、右辺の対応する要素にリセット所要時間を加えることとする。

また、(式 1 a) に表されるように、すべての動作開始時刻は X_r の一次式で表されるから、任意の動作時刻に関連する一次の制約条件は X_r に関する一次不等式で表すことができる。例えば、制約条件として、動作 k_0 において、直前の処理終了後の任意の基板を直ちに受け取ること、即ち $x_w(k_0, n) = 0$ であることを条件とするならば、上記(式 2 a) において k_0 に該当する行を取り出して、以下の一次不等式で表すことができる。

$$-W_{m0} X_{r0} \geq W_{v0} \quad \dots \text{(式 5)}$$

なお、基板 n_0 に対して、動作 k_0 で直前の処理機器から基板を受け取ってから、動作 $k_0 + 1$ で次の処理機器に引き渡すまでの時間に上限の制約条件を設ける場合にも、同様の形式の不等式を導くことができる。また、同様に、任意の 2 つの動作の開始時刻間に下限の制約条件を設けることもでき、これにより、搬送機にある程度余裕を持ったスケジュールを行うことが可能である。更に、動作 k により処理機器へ基板 n を引き渡してから実際に処理を開始するまでの処理前の待ち時間を $x_{ww}(k, n)$ と定義し、上述の変数ベクトル X_r に含めるように定式化することも可能である。この場合には、 $x_w(k+1, n)$ に関する上限の制約

条件を満たす確率を上げることができる。

以上より、(式1b)～(式3b)、及び(式5)は、Aを適当な行列、bを適当な列ベクトルとすれば、以下の式で表すことができる。

$$A X r \geq b \quad \dots (式6)$$

従って、最終基板の回収時刻を最も早くするためには、(式6)の下で(式4)の最小値を求めることが必要となるが、このようなXrの解は線形計画法の問題として解くことができる。この解Xrが得られれば、最終基板の回収時刻を最も早くする各動作の実行時刻を(式1a)から得ることができ、これに基づいて上述したタイムテーブルを作成(更新)することができる。

次に、本発明に係る基板搬送制御装置の第2の実施形態について図5乃至図7を参照して説明する。図5は本実施形態における基板搬送制御装置10の構成を示すブロック図、図6は本実施形態に係る基板搬送制御装置10における基板搬送制御の手順を示すフローチャート、図7は本実施形態におけるスケジューリングの対象とする時間領域のイメージを示す図である。

半導体製造装置を長時間連続して運転する場合には、各基板に対する処理予定時間が事前に与えられる場合だけであるとは限らず、運転中に、例えば、新しいカセットを装着する度に、カセット内の未処理の基板に対する処理予定時間を与えて制御を行うことが考えられる。本実施形態の基板搬送制御装置はこのような場合にも対応することができる。

即ち、本実施形態における基板搬送制御装置10は、図7に示すスケジューリング対象時間領域を半導体製造装置の運転中に後方に移動させながら、逐次スケジューリングを繰り返し、各スケジューリングの結果を矛盾なく継ぎ足して制御を行うものである。

本実施形態における基板搬送制御装置 10 は、図 5 に示すようにハードディスク 15 内に演算時間テーブル 18 が格納され、また、記憶装置 13 ~ 15 に格納されたコンピュータプログラムと CPU 11 との協働によって、スケジュール判断部 31、演算条件決定部 32、スケジュール演算部 33、解判断部 34、タイムテーブル作成部 35、動作指令部 36、再試行部 37 が構成される。

以下、本実施形態に係る基板搬送制御装置における基板搬送制御の手順について説明する。

まず、上述の第 1 の実施形態と同様に、入力装置 12 により動作予定時間が入力され（ステップ 21）、更に入力装置 12 により処理予定時間が入力される（ステップ 22）。本実施形態では、入力装置によって入力されたデータを一旦記憶装置 14 又は 15 に格納して、これを読み込むことにより動作予定時間及び処理予定時間の入力が行われる。

これら動作予定時間及び処理予定時間が入力されると、スケジュール判断部 31 が新たなスケジューリングが必要か否かを判断する（ステップ 23）。即ち、処理予定時間が入力されているのにスケジューリングがまだなされていない基板がないかを検査する。

このスケジュール判断部 31 により、スケジューリングがなされていない基板がない、即ち、新たなスケジューリングが必要ないと判断された場合には、再度ステップ 22 に戻り、処理予定時間が入力されるのを待つ。

一方、スケジュール判断部 31 により、スケジューリングがなされていない基板があると判断された場合には、演算条件決定部 32 により、現時点以降の一の想定時刻と、スケジューリング演算の対象とする最終基板（空基板を除く）とが決定される（ステップ 24）。最終基板は、

既にスケジューリング済みの基板に加えて新たにスケジューリング演算の対象として追加される基板の最終枚であり、空基板ではないものとする。

この想定時刻と最終基板は、図 7 に示すように、過去に導出されたスケジューリング結果において、最終非空基板（空基板でないものをいう）が半導体製造装置に投入されてから最初に空基板を含む基板がカセット 2 a 又は 2 b に回収される時刻を想定時刻として、現時点から想定時刻まで間に余裕を持ってスケジューリング演算を完了できる範囲の追加基板の枚数を推定し、最終基板を決定する。追加基板の枚数の推定は、スケジューリングはまだされていないが処理予定時間が入力されている基板の枚数の範囲内で行われる。また、正の追加基板枚数が得られない場合には、想定時刻を次のスケジューリング済みの基板の回収時刻にずらして求められる。このようにすると、図 7 に示すように、上記想定時刻から上記最終基板が回収される時刻までの間が、概略のスケジューリング対象時間領域となる。

ここで、追加した基板の枚数に対してスケジューリング演算に要した時間の平均値が演算時間テーブル 18 としてハードディスク 15 内に保存されており、演算条件決定部 32 は、この演算時間テーブル 18 に保存された演算の所要時間を考慮して適切な追加基板枚数の推定を行う。

この新たなスケジューリングによる最終基板の回収時刻は、全基板の処理予定時間が事前に与えられている場合に実現される真の最早値（最も早い時刻）に比べて通常遅くなるが、各回のスケジューリングにおいて追加する基板の枚数をある程度大きくとれば、近似的に真の最早値に近くすることができる。

演算条件決定部 32 により想定時刻とスケジューリング演算の対象と

なる最終基板とが決定されると、次に、スケジュール演算部 33 は、上述の追加基板を追加した後の条件式に基づいて上記スケジューリング対象時間領域内における搬送機の各動作の実行時刻を導出する（ステップ 25）。

この場合において、過去に導出されたスケジューリング結果のうち、実行時刻が想定時刻より後の動作番号と基板番号の組を参照することにより、各動作 k に対して着目する基板番号の下限を求める。あるいは、搬送機の動作順序から処理予定時間や動作予定時間によっては想定時刻より後に起こり得る動作を求めて基板番号の下限を定めてもよい。このようにすれば、過去のスケジューリング結果において、想定時刻以前の多くの動作の実行時刻は保持されるが、想定時刻付近には実行時刻が保持されない動作が生じる場合もある。

また、上述のスケジューリング演算の対象となる最終基板のカセットへの回収動作の開始時刻よりも前に起こり得る動作を求めて、基板番号の上限を定める。ここで、最終基板以降の基板に関しては、動作時間と処理時間が 0 の空基板が存在すると仮定する。

このようにして定められた基板番号の下限と上限とに基づいて、上述した未知の列ベクトル T 、 X_r 等が構成され、スケジューリング演算が行われる。そして、各回のスケジューリング演算において、演算に実際に要した時間に基づいて上記演算時間テーブル 18 に保存された演算の所要時間の平均値が更新される。

なお、連続運転開始時にはスケジューリングの即応性を特に重視するため、先頭の 1 枚目の基板に対し、（式 1）～（式 3）が成立する最小値として $k = 1, 2, \dots, K$ の順に動作時刻を求める。装置内で処理される基板が 1 枚の場合、このようにすれば該基板の回収時刻は最も

早くなる。また、処理予定時間や動作予定時間が極端な値をとらない限り、基板は、各処理機器 3 a ~ 9 d で処理された後すぐに搬送機 1 a ~ 1 c によって次の処理機器に搬送される。よって、与えられた制約条件を満たす最適解が求められることとなる。

スケジュール演算部 3 3 による処理の後、第 1 の実施形態と同様に、解判断部 3 4 により実行時刻の解が得られたか否かが判断され（ステップ 2 6）、実行時刻の解が得られた場合はタイムテーブル作成部 3 5 によりタイムテーブルが作成（更新）される（ステップ 2 7）。タイムテーブルが作成（更新）された後は、上記ステップ 2 2 に戻り、以降のステップを繰り返す。

動作指令部 3 6 は、第 1 の実施形態と同様に、ハードディスク 1 5 に格納されたタイムテーブル 1 7 を参照することにより搬送機 1 a ~ 1 c の制御を行う。

一方、実行時刻の解が得られなかったと解判断部 3 4 により判断された場合には、第 1 の実施形態と同様に、再試行部 3 7 により空基板が各基板間に挿入される（ステップ 2 8）が、かかる場合には、上記演算条件決定部 3 2 は、この挿入される空基板をも考慮して、非空の追加基板が存在するように、想定時刻とスケジューリング演算の対象となる最終基板とを決定する。

なお、本実施形態においては、新たなスケジューリングで求められる搬送機の動作の実行時刻が想定時刻よりも前になることがあるので、上述した追加基板枚数の推定において安全率を大きめに設定して、想定時刻より早くスケジューリング演算を終えて動作指令部 3 6 による搬送機への動作指令を行えるようにする必要がある。

次に、本発明に係る基板搬送制御装置の第 3 の実施形態について図 8

及び図 9 を参照して説明する。図 8 は本実施形態における基板搬送制御装置 10 の構成を示すブロック図である。

本実施形態における基板搬送制御装置 10 は、図 8 に示すようにスケジューリング部 40、スケジュール補正部 50、及び動作指令部 60 を備え、ハードディスク 15 には経過データファイル 19 が格納される。動作指令部 60 は、上述の第 2 の実施形態における動作指令部 36 に相当するものである。

スケジューリング部 40 は、上記第 2 の実施形態におけるスケジュール判断部、演算条件決定部、スケジュール演算部、解判断部、タイムテーブル作成部、再試行部から構成される。またスケジュール補正部 50 は、実績時刻取得部 51、再スケジューリング判断部 52、無効化部 53、経過データ取得部 54、補正部 55、有効化部 56 とから構成される。これらスケジューリング部 40 とスケジュール補正部 50 はともに、記憶装置 13～15 に格納されたコンピュータプログラムと CPU 11 との協働によって実現されるものである。

以下、本実施形態に係る基板搬送制御装置 10 における基板搬送制御の手順について説明する。図 9 は本実施形態におけるスケジュール補正部 50 において行われる処理の手順を示すフローチャートである。

スケジューリング部 40 における基本的な処理の流れは、上述の第 2 の実施形態にて説明した処理と同様であるが、動作予定時間、処理予定時間等の条件データと、上述の $t(k, n)$ 、 $x_r(k, n)$ 、及び、スケジューリング済みの最終基板番号等のスケジューリング結果のデータを経過データファイル 19 として、スケジュール補正部 50 との間で矛盾なく共有して更新する点が第 2 の実施形態と異なる。

即ち、運転開始時に、入力装置 12 により各搬送機個々の動作予定時

間が入力され、この動作予定時間が経過データファイル 19 としてメモリ 14 又はハードディスク 15 内に格納される。また、連続運転開始以後において、入力装置 12 により各基板に対する各処理機器の種別ごとの処理予定時間が入力されると、この処理予定時間も経過データファイル 19 としてメモリ 14 又はハードディスク 15 内に蓄積される。その後、スケジュール補正部 50 による搬送機の各動作の実行時刻の補正結果を反映するために、経過データファイル 19 を読み込んで、これを基に、タイムテーブル作成部によるタイムテーブル 17 の作成（更新）までのステップが実行され、結果が経過データファイル 19 に蓄積される。経過データファイル 19 に蓄積されたデータは、例えば各時点で実際に全処理を終えてカセットに回収された基板の番号等を参照して、古くて不要になったものから順次消去する。

なお、スケジュール判断部による新たなスケジューリング演算の必要性の判断、及び、演算条件決定部による最終基板の決定においては、経過データファイル 19 の記憶容量や時刻補正の発生頻度などを考慮して、スケジューリング演算の対象となる基板の範囲に制約を設けてもよい。

ところで、本実施形態では、上記スケジューリング部 40 の処理とは独立して、以下に述べる処理がスケジュール補正部 50 において行われる。

まず、実績時刻取得部 51 は、上記入出力インターフェイス 16 を介して搬送機 1a～1c が実際に各動作をし始めた時刻（以下、実績時刻という）を取得する（ステップ 41）。次に、再スケジューリング判断部 52 が、上記実績時刻取得部 51 により取得された実績時刻と、上記スケジューリング部 40 のスケジュール演算部において過去にスケジューリングされタイムテーブル 17 に記述された実行時刻との差を求め、

この差が予め決められた許容範囲を超えるものであるか否かを判断する（ステップ４２）。

上記遅れ時間が所定許容範囲を超えないと判断された場合には、再び実績時刻の取得が行われ（ステップ４１）、一方、この許容範囲を超えたと判断された場合には、タイムテーブル１７に記述された実行時刻の補正が必要となる。従って、以下に述べる処理が行われる（ステップ４３～ステップ４７）。なお、上記再スケジューリング判断部５２において、実績時刻とタイムテーブル１７に記述された実行時刻との関係で動作に矛盾が生じたか否かを判断することとしてもよい。例えば、一の搬送機の動作が遅れて実際に中継型の処理機器に基板を引き渡す前に、他の搬送機が該処理機器から該基板を受け取るようにスケジューリングされているとすれば、矛盾が生じているので、この場合に実行時刻の補正をすることとしてもよい。

また、実績時刻取得部５１による実績時刻の取得において、各搬送機が各動作をし始めた時刻に加えて、各動作の進捗を表すデータ、例えば、搬送元や搬送先の処理機器への移動、及び、基板の受け取りや引き渡しの終了等の時刻や、処理機器における処理の終了等の時刻を取得すれば、よりきめの細かい実行時刻の補正を行うことができる。

ステップ４３～４７の処理は、まず、無効化部５３が上記スケジューリング部４０での処理を無効化あるいは停止し（ステップ４３）、経過データ取得部５４が経過データファイル１９を参照して上記経過データを取得する（ステップ４４）。

次に、補正部５５が、この経過データと実績時刻入力部５１により入力された実績時刻とに基づいて、半導体製造装置内の搬送機上及び処理機器上に存する基板、及び半導体製造装置に投入前の先頭の１枚の基板

(いずれも空基板を含む) に関し、現時点において未実施の動作について、上記(式1)～(式3)を満たし、かつ、過去にスケジューリングされた時刻を下回らない最小値として、新たな(補正された)実行時刻を算出する(ステップ45)。このとき、スケジューリング済みの最終基板は、上述の半導体製造装置に投入する前の先頭1枚の基板となり、計算の便宜上、その後に適当枚数の空基板が挿入される。そして、補正部55は、この補正された実行時刻に基づいて上記タイムテーブル17と経過データファイル19を更新する(ステップ46)。

なお、上記新たな実行時刻の算出においては、簡単のために、過去にスケジューリングされた時刻を、最新の実績時刻の遅れに合わせて、一律後方に移動することとしてもよい。また、搬送機が搬送元の処理機器から基板を受け取り終わる時刻又は搬送先の処理機器に基板を引き渡し終わる時刻を対象として、過去のスケジューリング結果との比較を行うこととしてもよい。

その後、有効化部56が、上記無効化部53により無効化又は停止されたスケジューリング部40における処理を再び有効化又は再始動する(ステップ47)。この有効化又は再始動後、スケジューリング部40においては、上記更新された経過データファイル19の内容に基づいて処理が行われる。

なお、搬送機の一の動作が予定よりも遅れた場合には、考慮した搬送機の動作時刻に関連する制約条件は必ずしも満たされなくなるが、再スケジューリング判断部52における遅れの基準を適切に設定することで、制約条件からの逸脱を無視できるレベルにまで小さくすることができる。また、スケジューリング部40における処理を有効化又は再始動後は、その後の基板について線形計画法により制約条件を考慮した最適値を求

めることができ、将来に対する時間遅れの影響を解消することができる。

次に、本発明に係る基板搬送制御装置の第4の実施形態について図10及び図11を参照して説明する。図10は本実施形態における基板搬送制御装置10の構成を示すブロック図である。

本実施形態における基板搬送制御装置10は、図10に示すようにスケジューリング部40、スケジュール補正部70、及び動作指令部60を備え、ハードディスク15には経過データファイル19が格納されている。これらスケジューリング部40とスケジュール補正部70はともに、記憶装置13～15に格納されたコンピュータプログラムとCPU11との協働によって実現されるものである。本実施形態におけるスケジュール補正部70は、条件変更検知部71、無効化部72、経過データ取得部73、処理予定時間更新部74、補正部75、有効化部76から構成される。

スケジューリング部40における処理の流れは、上述の第2及び第3の実施形態にて説明した処理と同様であるが、スケジュール補正部70において行なわれる処理が第3の実施形態におけるスケジュール補正部50と異なる。以下、本実施形態のスケジュール補正部70において行なわれる処理について説明する。なお、このスケジュール補正部70において行なわれる処理はスケジューリング部40の処理と独立して行なわれる。図11は本実施形態におけるスケジュール補正部70において行われる処理の手順を示すフローチャートである。

まず、条件変更検知部71は、運転開始後において、装置への投入が予定されている基板（以下、未投入基板という）に関する条件の変更、例えば、装置投入予定の取消、処理予定時間の変更や装置投入順序の変更などの有無を入力装置12を介して検知する（ステップ51）。条件

変更検知部 7 1 により、未投入基板に関する条件の変更が検知された場合には、タイムテーブル 1 7 に記述された実行時刻の補正が必要となるので、以下に述べる処理が行なわれる。

まず、無効化部 7 2 が上記スケジューリング部 4 0 での処理を無効化あるいは停止し（ステップ 5 2）、経過データ取得部 7 3 が経過データファイル 1 9 を参照して上記経過データを取得する（ステップ 5 3）。そして、処理予定時間更新部 7 4 が、上述した未投入基板に関する条件の変更（装置投入予定の取消、処理予定時間の変更や装置投入順序の変更など）を参照して、上記経過データの一部として過去に蓄積された処理予定時間に関するデータを更新する（ステップ 5 4）。ここで、条件変更後の未投入基板に対しては新たに投入順が設定され、この投入順に基づいて処理予定時間が更新される。また、搬送に関する制約条件が個々の基板に対して指定されている場合には、この制約条件についても同様に更新される。

次に、ステップ 5 4 で処理予定時間が更新された先頭の基板について、過去において既にスケジューリングが行なわれていた場合に、補正部 7 5 が、経過データ内の過去のスケジューリング結果から、その基板以降のスケジューリング結果を取消し、適当枚数の空基板を挿入する。そして、上記（式 1）～（式 3）を満たし、かつ、過去にスケジューリングされた時刻を下回らない最小値として、新たな（補正された）実行時刻を算出する（ステップ 5 5）。このときスケジューリング済みの最終基板は、ステップ 5 4 において処理予定時間が変更されなかった最終の基板となる。そして、補正部 7 5 は、この補正された実行時刻に基づいて上記タイムテーブル 1 7 と経過データファイル 1 9 を更新する（ステップ 5 6）。なお、ステップ 5 5 においては、搬送機が搬送元の処理機器

から基板を受け取り終わる時刻又は搬送先の処理機器に基板を引き渡し終わる時刻を対象として、過去のスケジューリング結果との比較を行うこととしてもよい。

その後、有効化部 7 6 が、上記無効化部 7 2 により無効化又は停止されたスケジューリング部 4 0 における処理を再び有効化又は再始動する（ステップ 5 7）。この有効化又は再始動後、スケジューリング部 4 0 においては、上記更新された経過データファイル 1 9 の内容に基づいて処理が行われる。この結果、上記ステップ 5 4 で処理予定時間が変更された先頭の基板以降の基板についても、変更後の処理予定時間に基づいて動作の実行時刻を算出し直すことができる。このように、処理の取消、処理予定時間の変更、装置投入順序の変更などの未投入基板に関する条件の変更があった場合においても、この変更柔軟に対応して基板処理装置を運転することが可能となる。

なお、本実施形態におけるスケジュール補正部 7 0 と上述した第 3 の実施形態のスケジュール補正部 5 0 とを同時に機能するように構成することとしてもよい。

上述したように、上記各実施形態におけるスケジュール演算部では、対象とする基板の最終枚が全処理を終えて半導体製造装置から回収される時刻を最も早くするような搬送機の各動作の実行時刻が導出される。本発明では、特定の基板に対してある処理機器における処理を省略するように指定した場合においても、この基板が指定された処理機器を飛び越して搬送されるように、搬送機の各動作の実行時刻を算出することが可能である。このような処理の省略は、例えば、ある処理機器における特定の基板に対する処理予定時間を 0 とすることにより指定することができる。

このように処理機器を飛び越して基板を搬送する場合には、飛び越す処理機器の直前であって、かつ、対象とする基板の直前に、適当枚数の空基板が挿入される。そして、この挿入された空基板を前提にして、上述した線形計画法に基づく計算によって実行時刻が算出される。このように適当枚数の空基板を挿入することによって、処理機器を飛び越して基板を搬送することが可能となる。以下、このような空基板の挿入について説明する。

まず、図12に示すように、基板処理装置内に処理機器種別S1～S3が設置されている場合を例として考える。処理機器種別S1～S3に対する基板の引き渡しを含む動作 $k-1$ ， k ， $k+1$ は同一の搬送機によって行われるものとし、基板A，B，C，Dがこの順番に基板処理装置内に投入されて搬送、処理されるものとする。

ここで、基板B及びCに関して、処理機器種別S2における処理予定時間が0と指定され、基板B及びCが処理機器種別S2における処理を飛び越して搬送される場合を考える。なお、図13及び後述する図15は、図12の処理機器種別間における基板の流れの例を示しており、下方に向かって時間軸がとられている。

1) 定常運転時のこの搬送機の動作順序が $k+1$ ， k ， $k-1$ であり、動作番号と基板番号の組で表すと $[k+1, 2]$ ， $[k, 4]$ ， $[k-1, 5]$ ， $[k+1, 3]$ ， $[k, 5]$ ， $[k-1, 6]$ という順序で搬送機が動作する場合(図13)

この場合には、図14Aに示すように、基板Bの直前に、処理機器種別S2の機器数2に相当する枚数、即ち2枚の空基板②と③を挿入する。そして、空基板②に対する動作 $[k+1, 2]$ における搬送元の処理機器種別がS2からS1に置き換えられると共に、処理機器種別S1から

の基板B (④) の受け取りを含む動作、即ち、飛び越しが無いとした場合における動作 $[k, 4]$ に先行して、上記動作 $[k+1, 2]$ が行われる。これにより、図13において点線で示すように、基板Bが処理機器種別S1から処理機器種別S3に搬送される。このようにすれば、この動作 $[k+1, 2]$ は、基板C (⑤) の処理機器種別S1への引き渡しを含む動作 $[k-1, 5]$ を阻害しない。動作 $[k, 4]$ は、空基板に対する動作、即ち、動作時間0の実体のない動作として扱われる。

また同様に、空基板③に対する動作 $[k+1, 3]$ における搬送元の処理機器種別がS2からS1に置き換えられると共に、基板D (⑥) の処理機器種別S1への引き渡しを含む動作 $[k-1, 6]$ を阻害しないように、この動作 $[k+1, 3]$ が処理機器種別S1からの基板C (⑤) の受け取りを含む動作 $[k, 5]$ に先行して行われる。これにより、図13において点線で示すように、基板Cが処理機器種別S1から処理機器種別S3に搬送される。動作 $[k, 5]$ も実体のない動作として扱われる。

なお、このような動作を行うことにより、基板B、Cの前にあった空基板は、動作 $[k+1, 3]$ の後には、図14Bに示すように基板B、Cの後方に移動することとなる。

2) 定常運転時のこの搬送機の動作順序が $k, k+1, k-1$ であり、動作番号と基板番号の組で表すと $[k, 3], [k+1, 2], [k-1, 4], [k, 4], [k+1, 3], [k-1, 5]$ という順序で搬送機が動作する場合 (図15)

この場合には、図16Aに示すように、基板Bの直前に、処理機器種別S2の機器数2から1を減じた枚数、即ち1枚の空基板②を挿入する。そして、基板B (③) の処理機器種別S1からの受け取りを含む動作 $[k,$

3] を空基板に対する動作として扱い、次の動作、即ち、空基板②に対する動作 [k + 1, 2] において搬送元の処理機器種別を S 2 から S 1 に置き換えることによって、図 1 5 において点線で示すように、処理機器種別 S 1 から処理機器種別 S 3 に基板 B が搬送される。

同様に、基板 C (④) の処理機器種別 S 1 からの受け取りを含む動作 [k, 4] を空基板に対する動作として扱い、空基板③に対する動作 [k + 1, 3] の搬送元の処理機器種別を S 2 から S 1 に置き換えることによって、図 1 5 において点線で示すように、処理機器種別 S 1 から処理機器種別 S 3 に基板 C が搬送される。

このように、基板 C の処理機器種別 S 1 への引き渡しを含む動作 [k - 1, 4] の前に基板 B の処理機器種別 S 1 からの受け取りは完了しており、また、基板 D の処理機器種別 S 1 への引き渡しを含む動作 [k - 1, 5] の前に基板 C の処理機器種別 S 1 から受け取りも完了しているので、搬送機はこれらの基板 C, D を問題なく処理機器種別 S 1 に引き渡すことができる。なお、動作 [k + 1, 3] の後には、図 1 6 B に示すように、基板 B, C の前にあった空基板が基板 B, C の後方に移動することとなる。

なお、上記説明においては、飛び越される処理機器種別が 1 種類で、動作 k - 1 が動作 k 及び動作 k + 1 と同一の搬送機によって行われる場合について説明したが、ある基板が複数の処理機器種別を飛び越して搬送される場合には、飛び越される処理機器種別全体を考慮して空基板を挿入することにより、これらの処理機器種別を飛び越して基板を搬送することが可能となる。

また、動作 k - 1 が別の搬送機の動作であっても、この動作 k - 1 の代わりに、中継型の処理機器種別を介して該別の搬送機と基板の受け渡

しを行う搬送機の動作を考え、該別の搬送機の動作順序に影響を与えることがないように、挿入される空基板の数を決定することによって、飛び越しが可能となる。

次に、図 17 に示すように、基板処理装置内に処理機器種別 S 1 ~ S 4 が設置されている場合を例として説明する。処理機器種別 S 1 ~ S 4 に対する基板の引き渡しを含む動作 $k-1$, k , $k+1$, $k+2$ は同一の搬送機によって行われるものとし、基板 A, B, C, D, E, F がこの順番に基板処理装置内に投入されて搬送、処理されるものとする。また、定常運転時のこの搬送機の動作順序が $k+2$, $k+1$, k , $k-1$ であり、図 18 に示すような順序で搬送機が動作するものとする。なお、図 18 においても、下方に向かって時間軸がとられている。

ここで、基板 C 及び D が処理機器種別 S 3 における処理を飛び越して搬送され、基板 E 及び F が処理機器種別 S 2 における処理を飛び越して搬送される場合を考える。

この場合には、図 19 A に示すように、基板 C の直前に、処理機器種別 S 3 の機器数 2 に相当する枚数、即ち 2 枚の空基板③と④を挿入する。そして、空基板③に対する動作 $[k+2, 3]$ における搬送元の処理機器種別が S 3 から S 2 に置き換えられると共に、処理機器種別 S 2 からの基板 C (⑤) の受け取りを含む動作 $[k+1, 5]$ に先行して、上記動作 $[k+2, 3]$ が行われる。これにより、基板 C は処理機器 S 3 を飛び越して搬送される。

また、上記動作 $[k+1, 5]$ の搬送元の処理機器種別が S 2 から S 1 に置き換えられると共に、処理機器種別 S 1 からの基板 E (⑦) の受け取りを含む動作 $[k, 7]$ に先行して、上記動作 $[k+1, 5]$ が行われる。これにより、基板 E は処理機器 S 2 を飛び越して搬送される。

このとき、図19Bに示すように、空基板のうちの1枚が基板Dの後方に移動することとなる。

また同様に、動作 $[k+2, 4]$ の搬送元の処理機器種別がS3からS2に置き換えられると共に、処理機器種別S2からの基板Dの受け取りを含む動作 $[k+1, 6]$ に先行して、上記動作 $[k+2, 4]$ が行われる。これにより、基板Dは処理機器S3を飛び越して搬送される。

更に、上記動作 $[k+1, 6]$ の搬送元の処理機器種別がS2からS1に置き換えられると共に、処理機器種別S1からの基板F(⑧)の受け取りを含む動作 $[k, 8]$ に先行して、上記動作 $[k+1, 6]$ が行われる。これにより、基板Fは処理機器S2を飛び越して搬送される。このとき、図19Cに示すように、2枚の空基板が基板Fの後方に移動することとなる。

このように、本発明によれば、基板処理装置の連続運転中において、基板毎に、不要な処理機器種別を飛び越して基板を搬送したり、複数の処理機器種別を目的に応じて使い分けたりすることができるので、多品種少量生産に対応した柔軟な運転が可能となる。例えば、連続運転を一旦停止して異なる処理がなされる基板を扱う場合に比べて大幅にスループットを向上することができ、また、目的毎に基板処理装置を別個に用意する場合に比べて大幅にコストを低減することができる。

なお、上述した処理機器種別の飛び越しを考慮して、上述したスケジュール演算部(図3の符号21、図5の符号33)を構成した場合には、上述した補正部(図8の符号55、図10の符号75)においても同様に飛び越しが考慮される。

次に、本発明に係る基板搬送制御装置を基板処理装置に組み込んだ例を図面を参照して説明する。図20は、本実施形態に係る基板処理装置

(半導体製造装置)の全体構成を示すブロック図である。この基板処理装置は、図1に示す搬送機1a～1c、カセット2a、2b、及び、処理機器3a～9dを装置本体として備えている。また、基板処理装置は、コンピュータなどから構成される装置制御部100と、独立のコンピュータなどから構成されるスケジューラ102と、装置の状態などを表示する表示装置104と、装置の運転条件や制御条件を入力する上述した入力装置12とを備えている。

装置制御部100やスケジューラ102の内部の記憶装置には、上述した基板制御のためのコンピュータプログラム及び装置制御のためのコンピュータプログラムが格納されている。なお、これら装置制御部100及びスケジューラ102を複数のコンピュータを協働させることによって構成することとしてもよいし、あるいは、これらを1つのコンピュータで構成することとしてもよい。

装置制御部100には、装置本体内の搬送機1a～1c、カセット2a、2b、及び各処理機器3a～9dと接続されるコントローラ110～112と、これらのコントローラ110～112に接続されるメインコントローラ120とから主に構成されている。コントローラ110～112は、メインコントローラ120から指令を受け、該指令を各機器1a～9dに送信する。また、コントローラ110～112は、各機器1a～9dを監視し、各機器1a～9dの状態をメインコントローラ120に送信する。メインコントローラ120には、処理機器3a～9dに対し処理の開始指令や処理条件等を送信する機能の他、上述した搬送機の制御を行う動作指令部(図3の符号24、図5の符号36、図8及び図10の符号60)、実績時刻取得部(図8の符号51)、再スケジューリング判断部(図8の符号52)、条件変更検知部(図10の符号

71)が含まれている。また、メインコントローラ120には、表示装置104及び入力装置12が接続されている。

スケジューラ102は、上述した搬送機の制御を行うスケジュール演算部(図3の符号21、図5の符号33)、解判断部(図3の符号22、図5の符号34)、再試行部(図3の符号25、図5の符号37)、タイムテーブル作成部(図3の符号23、図5の符号35)、スケジュール判断部(図5の符号31)、演算条件決定部(図5の符号32)、無効化部(図8の符号53、図10の符号72)、経過データ取得部(図8の符号54、図10の符号73)、補正部(図8の符号55、図10の符号75)、有効化部(図8の符号56、図10の符号76)、処理予定時間更新部(図10の符号74)を含んでいる。

なお、このようなメインコントローラ120及びスケジューラ102の構成は一例であり、これと異なる構成でメインコントローラ120やスケジューラ102を構成してもよいことはもちろんである。

次に、基板搬送制御装置が組み込まれたこの基板処理装置の動作について説明する。

装置本体の電源は、装置制御部100、表示装置104、入力装置12、スケジューラ102の電源と連動しており、装置本体に電源が投入されると、これら装置制御部100、表示装置104、入力装置12、スケジューラ102にも自動的に電源が投入され、装置制御部100、表示装置104、入力装置12、スケジューラ102が起動する。このとき、スケジューラ102は、メインコントローラ120からの信号に対する待機状態となる。

次に、装置本体を運転する前に、入力装置12によって、装置本体の各処理機器3a~9dの使用の可否、各搬送機1a~1cによって各処

理機器 3 a ~ 9 d の種別間を基板が搬送される順序を示す搬送経路、定常運転時の各搬送機 1 a ~ 1 c の基本動作の順序などが入力される。ここで、メインコントローラ 1 2 0 から各搬送機 1 a ~ 1 c に動作指令を送信して装置本体内の搬送機 1 a ~ 1 c を動作させ、各搬送機 1 a ~ 1 c の動作の所要時間を取得することとしてもよい。この取得された所要時間やその他の設定値を装置制御部 1 0 0 内の磁気ディスクや不揮発性メモリ等に保存すれば、一旦電源を遮断した後であっても前に取得した所要時間やその他の設定値に基づいて装置を運転することが可能となる。

入力装置 1 2 から装置運転開始指令が入力されると、メインコントローラ 1 2 0 が搬送機 1 a ~ 1 c の原点復帰、処理機器 3 a ~ 9 d の初期化などの開始処理を各機器に対して指示すると共に、スケジューラ 1 0 2 に対して運転開始指令と上述の搬送経路、基本動作の順序、動作予定時間などのデータを送信する。スケジューラ 1 0 2 は、これらのデータを読み込んで、内部メモリの設定等の初期化処理を行う。

そして、装置本体に未処理の基板が装填されたカセット 2 a , 2 b が装着された時点で、入力装置 1 2 によりこれら未処理の基板に対する処理予定時間や搬送に関する制約条件などが入力され、これらのデータがメインコントローラ 1 2 0 を介してスケジューラ 1 0 2 に送信される。

スケジューラ 1 0 2 は、この処理予定時間と制約条件に関するデータを読み込み、上述した基板の搬送制御により 1 枚目の基板に関して各動作の実行時刻を計算してタイムテーブルを作成し、このタイムテーブルをメインコントローラ 1 2 0 に送信する。メインコントローラ 1 2 0 は、このタイムテーブルに基づいて、搬送機の動作、及びこれに対応した各処理機器での処理を開始させ、各動作の実行時刻の計測を開始する。なお、メインコントローラ 1 2 0 は、搬送機 1 a ~ 1 c に動作を指令する

際に、タイムテーブルに指定された時刻の経過だけでなく、その搬送機が非動作中であること、搬送元の処理機器における基板の処理が完了していること、及び搬送先の処理機器に先行する基板が存在せずリセットも完了していることを確認する。これにより、搬送機 1 a ~ 1 c の動作時間や、処理機器 3 a ~ 9 d での処理時間、リセット時間に関して予定からのずれがあっても問題が発生しないようにしている。

また、この動作の指令と同時に、メインコントローラ 1 2 0 は各動作の実行時刻をスケジューラ 1 0 2 に送信し、また、各基板の位置や処理の進行状況などを出力装置 1 0 4 に送信する。これら装置本体の状況の送信は、適当に定められた間隔で以後継続して行われる。

次に、スケジューラ 1 0 2 は、最初に処理予定時間を取得した 2 枚目以降の基板に関して、上述したように適当枚数の追加基板を設定し、線形計画法で逐次スケジューリングを行い、更新されたタイムテーブルをメインコントローラ 1 2 0 に送信する。このタイムテーブルの送信に際しては、スケジューラ 1 0 2 から送信前にメインコントローラ 1 2 0 の時刻を停止する旨の指令を出して新たな動作の開始を禁止し、タイムテーブル中の未実施の動作に対応する部分のみ送信して、この送信後にメインコントローラ 1 2 0 の時刻を再起動することにしてもよい。また、メインコントローラ 1 2 0 内の記憶装置の記憶容量を考慮して、タイムテーブルをスケジューラ 1 0 2 内の記憶装置に記憶、蓄積し、未実施の動作を先頭にして一定量のスケジュールを、スケジューリング演算のタイミングに関係なく定期的に順次メインコントローラ 1 2 0 に送信することとしてもよい。

新たな未処理の基板のカセットが装置本体に装着された場合には、上述と同様にして各基板の処理予定時間や搬送に関する制約条件などが入

力され、入力されたデータは、メインコントローラ 120 からスケジューラ 102 に送信される。スケジューラ 102 は、これらのデータを読み込んで経過データファイル内に蓄積し、上述した線形計画法による逐次スケジューリングを続行する。

なお、処理予定時間が入力された未投入の基板のすべてについて、動作予定時刻が算出された場合には、スケジューラ 102 は次の未投入基板の処理予定時間が入力されるまで待機する。

また、メインコントローラ 120 は、装置本体の運転中において、各動作の実行時刻を計測し、この計測された時刻とタイムテーブル上に指定された時刻との差を監視する。上述のように各搬送機 1a～1c の動作時間や各処理機器 3a～9d での処理時間、リセット時間に遅れがあると、結果としてある動作の実行時刻が遅れてしまうことがある。このような場合、メインコントローラ 120 は上述した再スケジューリング判断部によって時刻の補正指令をスケジューラ 102 に送信し、これを受けてスケジューラ 102 は未実施の動作の実行時刻を補正してタイムテーブルを更新し、これをメインコントローラ 120 に送信する。このとき、メインコントローラ 120 は上記補正指令の送信前に時刻を停止し、タイムテーブルを受信した後に再起動して、補正されたタイムテーブルと実際の動作の間に矛盾が生じないようにする。

一方、装着された未処理の基板が装填されたカセットが装置本体から外された場合、あるいは、入力装置 12 によって、未投入の基板の投入予定が取り消されたり、処理予定時間が変更されたり、装置への投入順序が変更されたりした場合、これらの情報が未投入基板の補正指令と共に、メインコントローラ 120 からスケジューラ 102 に転送される。スケジューラ 102 では、タイムテーブルの一部を更新し、更新したタ

タイムテーブルをメインコントローラ 120 に送信する。なお、上述の時刻の補正指令の場合と同様に、未投入基板の補正指令をスケジューラ 102 に送信する前に、メインコントローラ 120 の時刻を停止し、タイムテーブルを受信した後に再起動する。

装置本体に装着されたカセットに装填された基板がすべて処理を終えてカセットに回収されたときには、メインコントローラ 120 がスケジューラ 102 からの送信有無のチェックを停止し、メモリを解放するなどの終了処理を行って、上述した起動後の状態に戻る。また、スケジューラ 102 や入力装置 12 も同様に起動後の状態に戻る。この場合において、入力装置 12 から、搬送経路、基本動作の順序、動作予定時間等を設定し直して、次回の運転を行うこともできる。あるいは、そのままの設定で、再度運転開始指令を入力し、未処理基板のカセットを装着して処理を再開することもできる。

ここで、図 21 及び図 22 に、上述の第 2 の実施形態における基板搬送制御装置を用いて、搬送機の実行時刻をスケジューリングした結果の一例を示す。図 21 及び図 22 において、数字は基板番号を表しており、搬送機 1a～1c に対応する×で挟まれた実線は各搬送機が動作中であることを表し、また、処理機器 3a～9d に対応する*で挟まれた実線は各処理機器において処理が行われていることを表している。

図 21 は、基板搬送制御装置の運転開始直後のスケジューリング結果を示すが、この時点での搬送機 1a～1c の余裕は大きいことがわかる。

図 22 は、基板搬送制御装置の運転開始から一定時間経過した定常状態を示す。図 22 において、各搬送機の休止時間は少なく、ほとんど常に動作中の状態にあるが、それでも、基板処理後の搬送機待ち時間を 0 とする制約条件を与えためつき槽 9a～9d においては、図 22 におい

て●で示すように、処理終了前に搬送機がめっき槽に移動を開始して処理後の基板を直ちに受け取り、粗洗浄機7に搬送していることがわかる。

上述したように本発明は、対象とする基板の最終枚が全処理を終えて上記基板処理装置から回収される時刻を最も早くするような搬送機の各動作の実行時刻をスケジューリングすることができるので、基板処理装置のスループットを最大にすることができる。

また、煩わしい事前の検討や処理予定時間の制約を伴うことなく、搬送機の動作時刻に関連して設定された制約条件を満たしつつ、対象とする基板の最終枚が全処理を終えて上記基板処理装置から回収される時刻を最も早くすることができ、プロセス処理上の要求を満たすことができると共に、基板処理装置のスループットを最大にすることができる。

更に、連続運転中の各基板の処理予定時間が逐次分割して得られるような場合においても、プロセス処理上の制約を満たしつつスループットを近似的に最大とすることができる。

また、各回のスケジューリングの試行において、計算可能な枚数を考慮してスケジューリングの対象となる追加基板数を推定し得るので、比較的処理能力の低いコンピュータでもスケジューリングを行うことができる。

更に、搬送機の動作又は処理機器における基板処理に予定からの遅れが生じたとしても、プロセス処理上の制約やスループットに対する影響を小さく抑え、かつ、将来にその影響を引きずらずに基板処理装置を運転することが可能となる。

また、処理の取消、処理予定時間の変更、装置投入順序の変更などの未投入基板に関する条件の変更があった場合においても、この変更に対応して基板処理装置を運転することが可能となる。

更に、基板処理装置の連続運転中に、不要な処理機器種別を飛び越して基板を搬送することができるため、複数の処理機器種別を目的に応じ使い分けることができる。従って、大幅にスループットを向上することができると共に多品種少量生産に対応した柔軟な運転が可能となる。

産業上の利用可能性

本発明は、搬送機により半導体製造装置などの基板処理装置内の複数の基板を複数の処理機器に順次搬送して処理を行う基板搬送制御装置及びかかる基板搬送制御装置によって基板の搬送が制御される基板処理装置に好適に用いられる。

請求の範囲

1. 基板処理装置内に設置された複数の処理機器間において搬送機により基板を搬送する基板搬送方法において、

前記搬送機の各動作に必要とされる時間と各処理機器における基板に対する処理に必要とされる時間とをパラメータとして含む所定の条件式に基づいて、対象とする基板の最終枚が全処理を終えて前記基板処理装置から回収される時刻を最も早くするような搬送機の各動作の実行時刻を算出し、

前記算出された搬送機の各動作の実行時刻になったときに、対応する搬送機に該動作を指令することを特徴とする基板搬送方法。

2. 線形計画法に基づいて前記搬送機の各動作の実行時刻を算出することを特徴とする請求項 1 に記載の基板搬送方法。

3. 前記条件式に基づいて搬送機の各動作の実行時刻の解が得られたか否かを判断し、

前記実行時刻の解が得られなかったと判断された場合に、前記基板処理装置内に同時に存在する基板の平均枚数を減少させるように前記条件式を修正し、前記実行時刻の算出を再試行することを特徴とする請求項 1 に記載の基板搬送方法。

4. 前記基板処理装置の運転開始後において、前記搬送機の各動作の実行時刻の算出が新たに必要か否かを判断し、

前記実行時刻の算出が新たに必要であると判断された場合に、一の想定時刻と実行時刻の算出において対象とする基板の最終基板とを決定し、

過去に求められたスケジューリング結果であって前記決定された想定時刻以前のスケジューリング結果を保持しつつ、前記決定された最終基板までの基板を対象として新たに実行時刻を算出することを特徴とする請求項 1 に記載の基板搬送方法。

5. 搬送機が各動作をし始めた時刻を取得し、

前記取得された時刻と過去に求められたスケジューリング結果における実行時刻との間に矛盾又は予め決められた範囲以上の差があるか否かを判断し、

矛盾又は予め決められた範囲以上の差があると判断された場合に、該矛盾又は予め決められた範囲以上の差があると判断された時点において未実施の搬送機の各動作の実行時刻を補正することを特徴とする請求項 1 に記載の基板搬送方法。

6. 前記基板処理装置の運転開始後において、基板処理装置への投入が予定されている基板に関する条件の変更を検知し、

前記基板に関する条件の変更が検知された場合に、該条件が変更された基板以降の基板に対する搬送機の各動作の実行時刻を補正することを特徴とする請求項 1 に記載の基板搬送方法。

7. 1以上の基板について前記基板処理装置内の1以上の処理機器における処理が省略される場合に、前記1以上の基板が前記1以上の処理機器を飛び越して搬送されるように、前記搬送機の各動作の実行時刻を算出することを特徴とする請求項1に記載の基板搬送方法。

8. 基板処理装置内に設置された複数の処理機器間における搬送機による基板の搬送を制御する基板搬送制御装置において、

前記搬送機の各動作に必要とされる時間と各処理機器における基板に対する処理に必要とされる時間とを入力する入力装置と、

前記入力装置により入力された時間をパラメータとして含む所定の条件式に基づいて、対象とする基板の最終枚が全処理を終えて前記基板処理装置から回収される時刻を最も早くするような搬送機の各動作の実行時刻を算出するスケジュール演算部と、

前記スケジュール演算部により算出された搬送機の各動作の実行時刻になったときに、対応する搬送機に該動作を指令する動作指令部とを備えることを特徴とする基板搬送制御装置。

9. 前記スケジュール演算部は線形計画法に基づいて前記搬送機の各動作の実行時刻を算出することを特徴とする請求項8に記載の基板搬送制御装置。

10. 前記スケジュール演算部により搬送機の各動作の実行時刻の解が得られたか否かを判断する解判断部と、

前記解判断部により前記実行時刻の解が得られなかったと判断された場合に、前記基板処理装置内に同時に存在する基板の平均枚数を減少させるように前記条件式を修正し、前記スケジュール演算部による実行時刻の算出を再試行する再試行部とを備えることを特徴とする請求項8に記載の基板搬送制御装置。

11. 前記基板処理装置の運転開始後において、前記スケジュール演算部による前記搬送機の各動作の実行時刻の算出が新たに必要か否かを判断するスケジュール判断部と、

前記スケジュール判断部により前記実行時刻の算出が新たに必要であると判断された場合に、一の想定時刻と前記スケジュール演算部による実行時刻の算出において対象とする基板の最終基板とを決定する演算条件決定部とを備え、

前記スケジュール演算部は、過去に求められたスケジューリング結果であって前記演算条件決定部により決定された想定時刻以前のスケジューリング結果を保持しつつ、前記演算条件決定部により決定された最終基板までの基板を対象として新たに実行時刻を算出することを特徴とする請求項8に記載の基板搬送制御装置。

12. 搬送機が各動作をし始めた時刻を取得する実績時刻取得部と、

前記実績時刻取得部により取得された時刻と過去に求められたスケジュールリング結果における実行時刻との間に矛盾又は予め決められた範囲以上の差があるか否かを判断する再スケジュールリング判断部と、

前記再スケジュールリング判断部により矛盾又は予め決められた範囲以上の差があると判断された場合に、該矛盾又は予め決められた範囲以上の差があると判断された時点において未実施の搬送機の各動作の実行時刻を補正する補正部とを備えることを特徴とする請求項8に記載の基板搬送制御装置。

13. 前記基板処理装置の運転開始後において、基板処理装置への投入が予定されている基板に関する条件の変更を検知する条件変更検知部と、

前記条件変更検知部により前記基板に関する条件の変更が検知された場合に、該条件が変更された基板以降の基板に対する搬送機の各動作の実行時刻を補正する補正部とを備えることを特徴とする請求項8に記載の基板搬送制御装置。

14. 前記スケジュール演算部は、1以上の基板について前記基板処理装置内の1以上の処理機器における処理が省略される場合に、前記1以上の基板が前記1以上の処理機器を飛び越して搬送されるように、前記搬送機の各動作の実行時刻を算出することを特徴とする請求項8に記載の基板搬送制御装置。

15. 基板の処理を行う複数の処理機器を備え、該処理機器間において搬送機により基板を搬送して基板を処理する基板処理装置において、

前記搬送機の各動作に必要とされる時間と各処理機器における基板に対する処理に必要とされる時間とを入力する入力装置と、

前記入力装置により入力された時間をパラメータとして含む所定の条件式に基づいて、対象とする基板の最終枚が全処理を終えて装置から回収される時刻を最も早くするような搬送機の各動作の実行時刻を算出するスケジュール演算部と、

前記スケジュール演算部により算出された搬送機の各動作の実行時刻になったときに、対応する搬送機に該動作を指令する動作指令部とを備えることを特徴とする基板処理装置。

16. 前記スケジュール演算部は線形計画法に基づいて前記搬送機の各動作の実行時刻を算出することを特徴とする請求項15に記載の基板処理装置。

17. 前記スケジュール演算部により搬送機の各動作の実行時刻の解が得られたか否かを判断する解判断部と、

前記解判断部により前記実行時刻の解が得られなかったと判断された場合に、装置内に同時に存在する基板の平均枚数を減少させるように前記条件式を修正し、前記スケジュール演算部による実行時刻の算出を再試行する再試行部とを備えることを特徴とする請求項15に記載の基板処理装置。

18. 運転開始後において、前記スケジュール演算部による前記搬送機の各動作の実行時刻の算出が新たに必要か否かを判断するスケジュール判断部と、

前記スケジュール判断部により前記実行時刻の算出が新たに必要であると判断された場合に、一の想定時刻と前記スケジュール演算部による実行時刻の算出において対象とする基板の最終基板とを決定する演算条件決定部とを備え、

前記スケジュール演算部は、過去に求められたスケジューリング結果であって前記演算条件決定部により決定された想定時刻以前のスケジューリング結果を保持しつつ、前記演算条件決定部により決定された最終基板までの基板を対象として新たに実行時刻を算出することを特徴とする請求項15に記載の基板処理装置。

19. 搬送機が各動作をし始めた時刻を取得する実績時刻取得部と、

前記実績時刻取得部により取得された時刻と過去に求められたスケジューリング結果における実行時刻との間に矛盾又は予め決められた範囲以上の差があるか否かを判断する再スケジューリング判断部と、

前記再スケジューリング判断部により矛盾又は予め決められた範囲以上の差があると判断された場合に、該矛盾又は予め決められた範囲以上の差があると判断された時点において未実施の搬送機の各動作の実行時刻を補正する補正部とを備えることを特徴とする請求項15に記載の基板処理装置。

20. 運転開始後において、装置への投入が予定されている基板に関する条件の変更を検知する条件変更検知部と、

前記条件変更検知部により前記基板に関する条件の変更が検知された場合に、該条件が変更された基板以降の基板に対する搬送機の各動作の実行時刻を補正する補正部とを備えることを特徴とする請求項15に記載の基板処理装置。

21. 前記スケジュール演算部は、1以上の基板について装置内の1以上の処理機器における処理が省略される場合に、前記1以上の基板が前記1以上の処理機器を飛び越して搬送されるように、前記搬送機の各動作の実行時刻を算出することを特徴とする請求項15に記載の基板処理装置。

1/20

FIG. 1

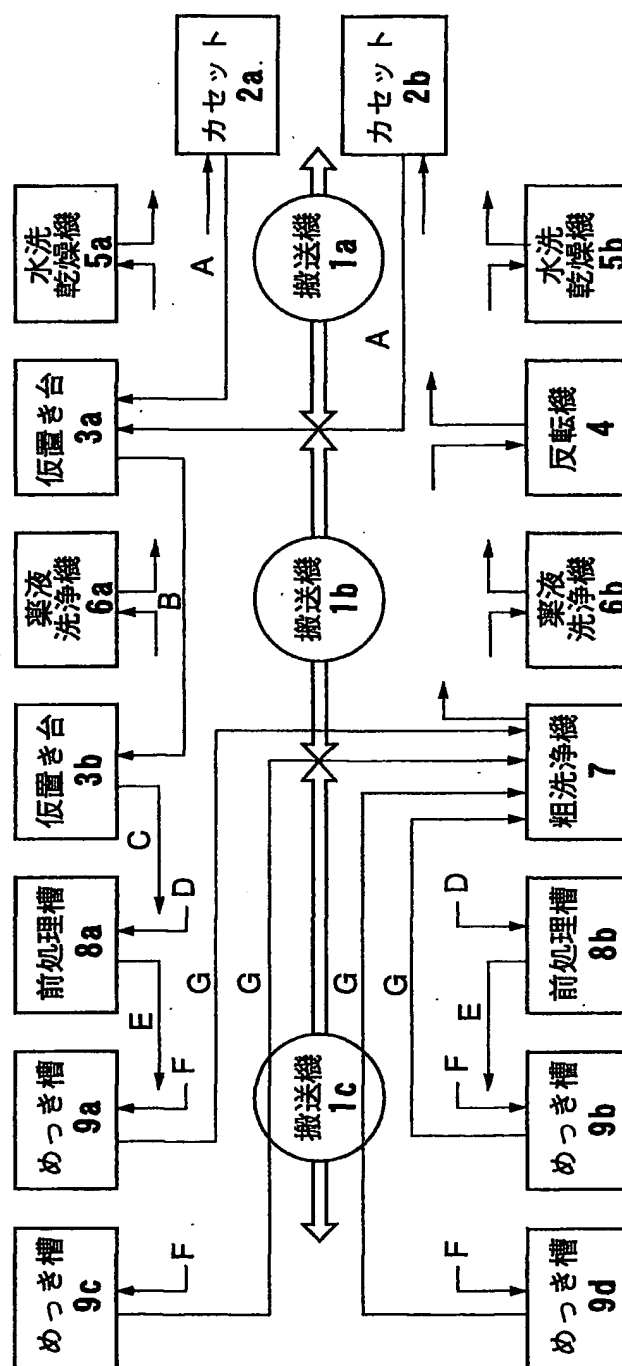
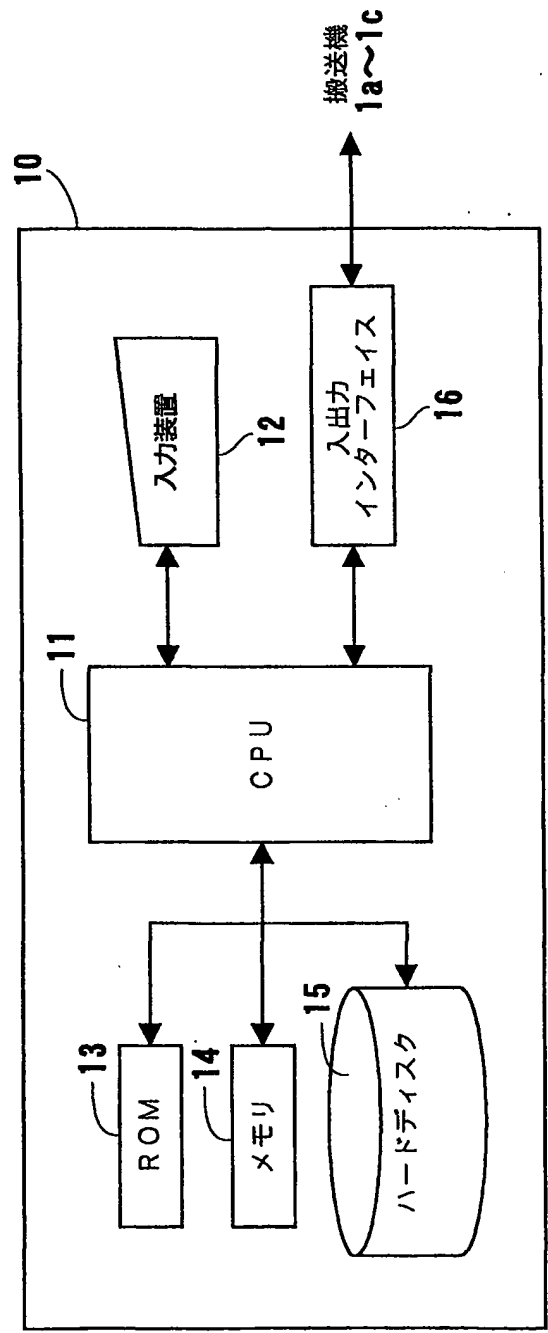
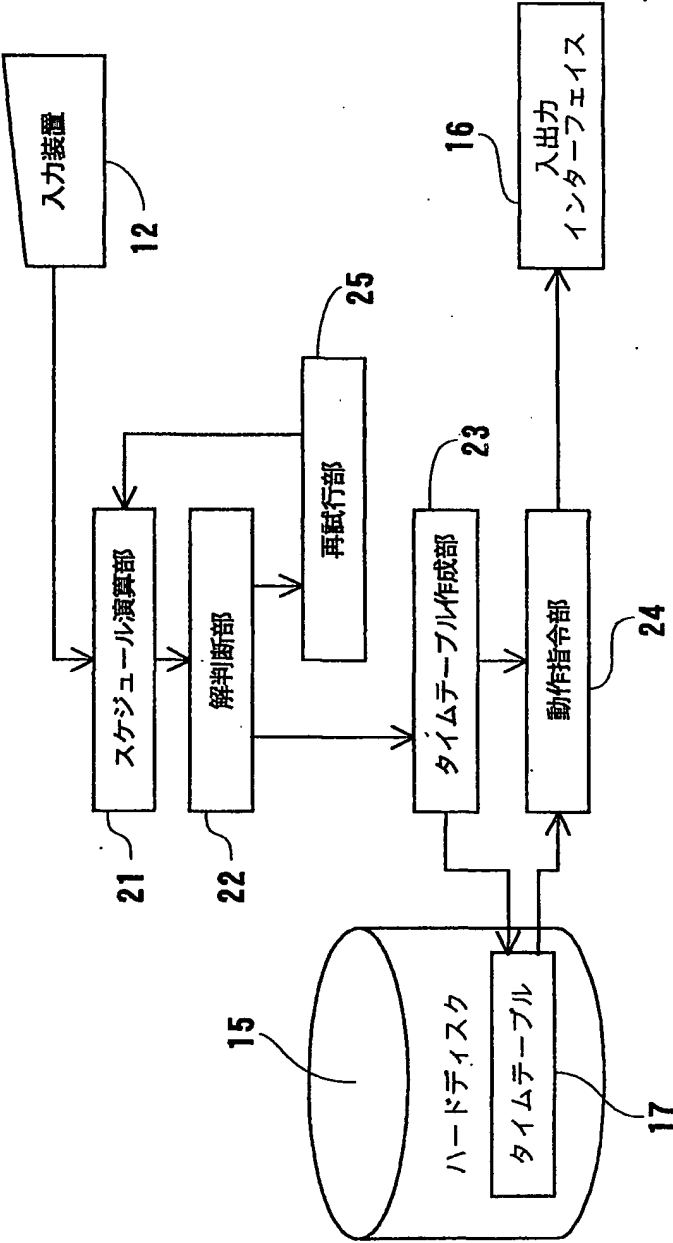


FIG. 2



3/20

FIG. 3



4/20

FIG. 4

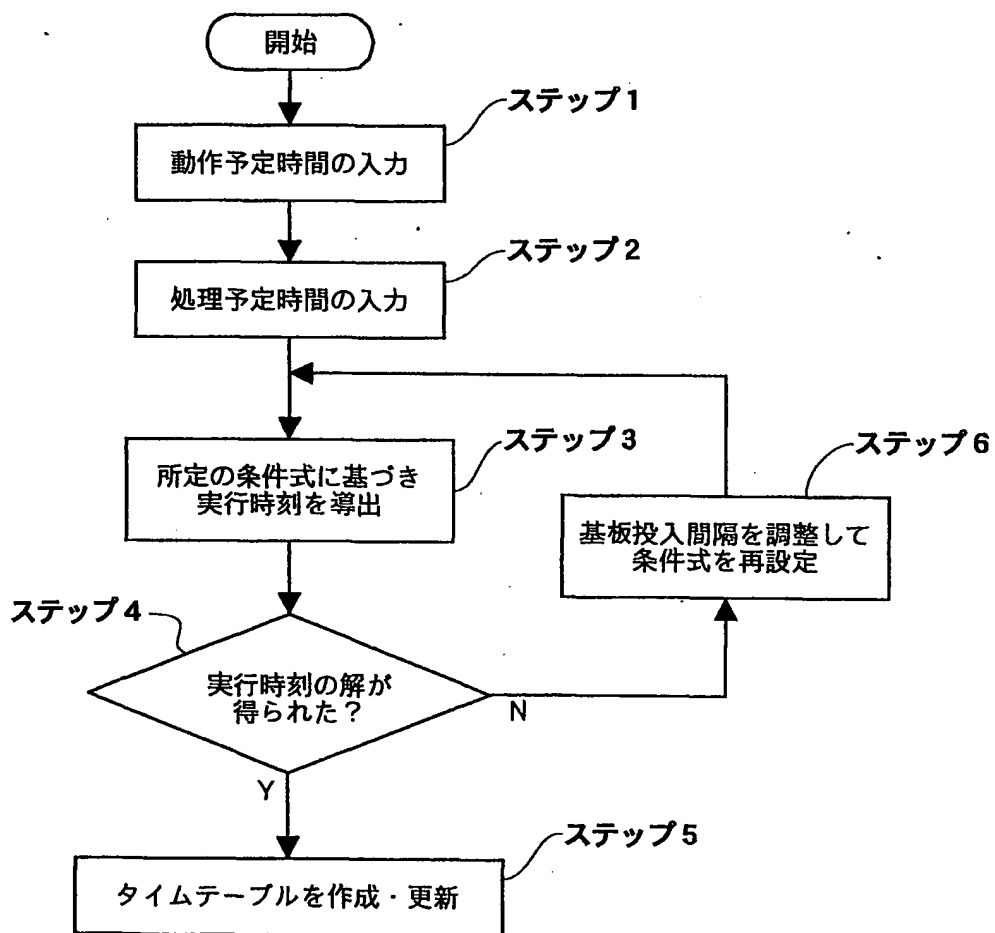
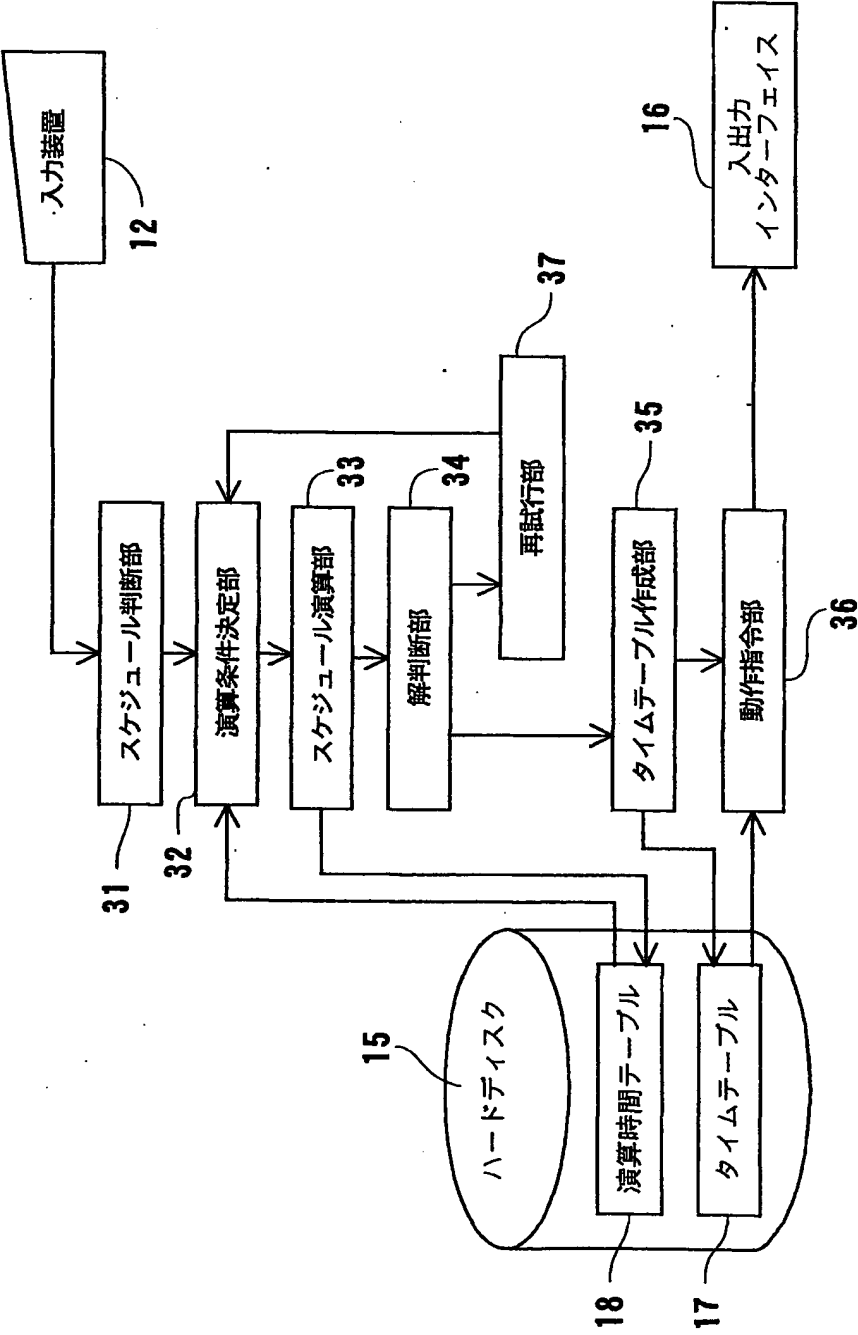
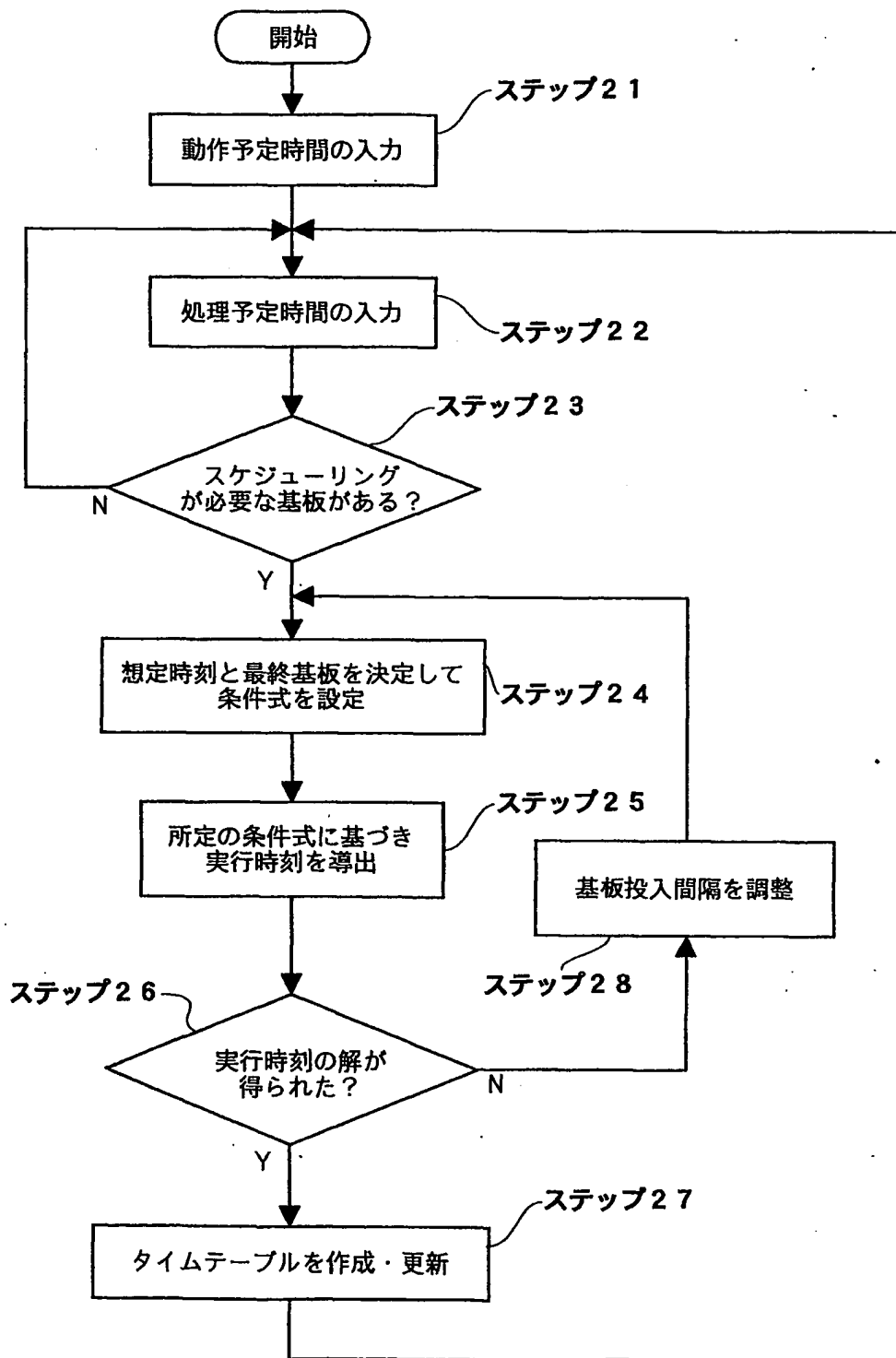


FIG. 5



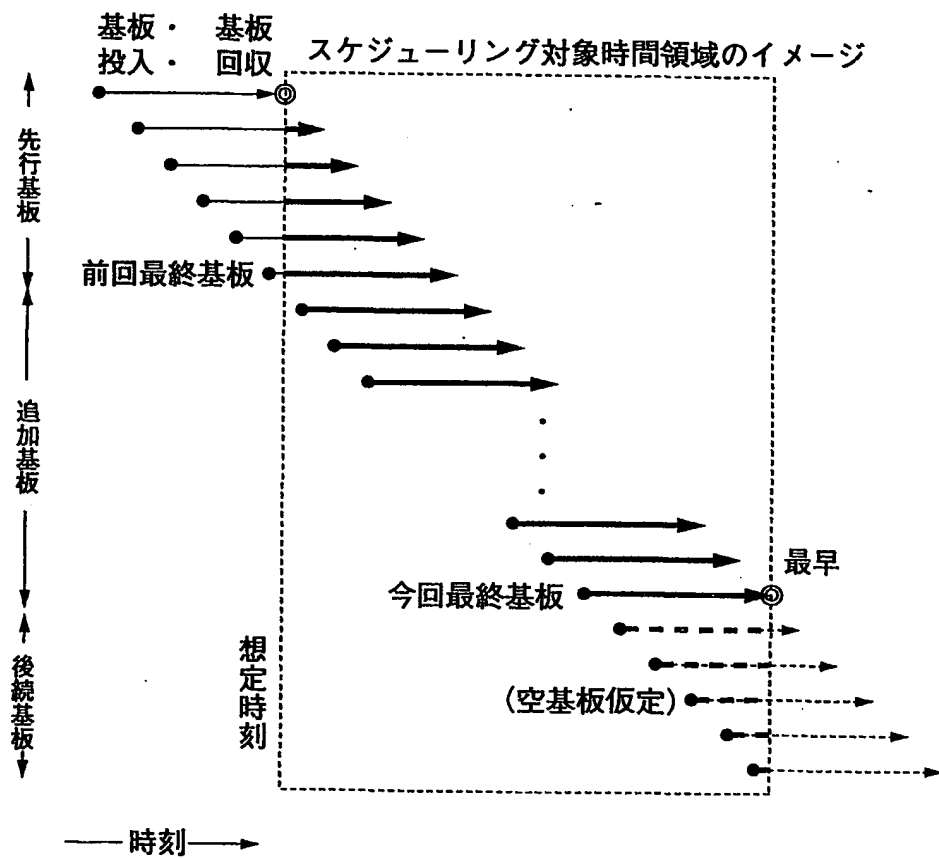
6/20

FIG. 6



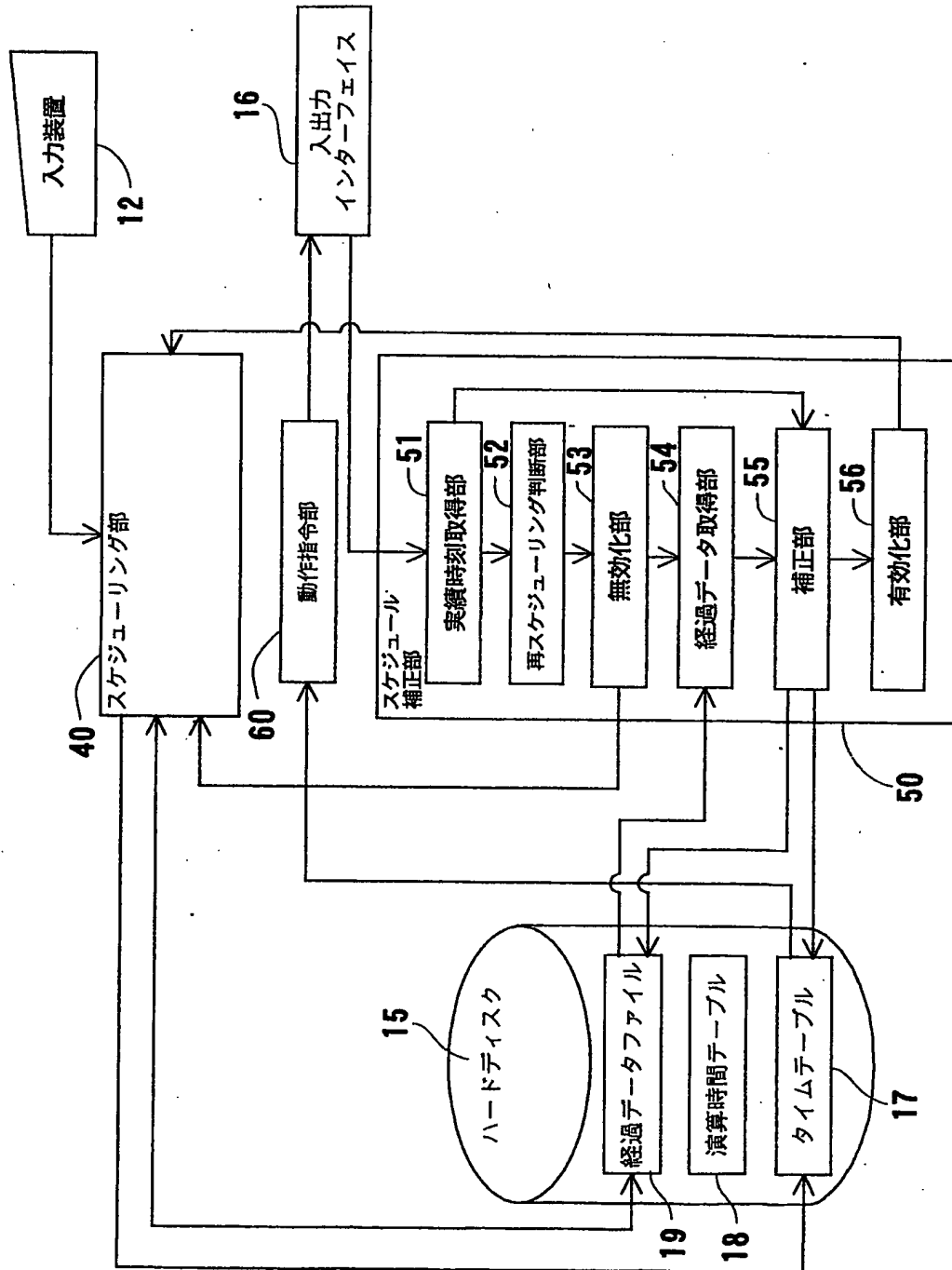
7/20

FIG. 7



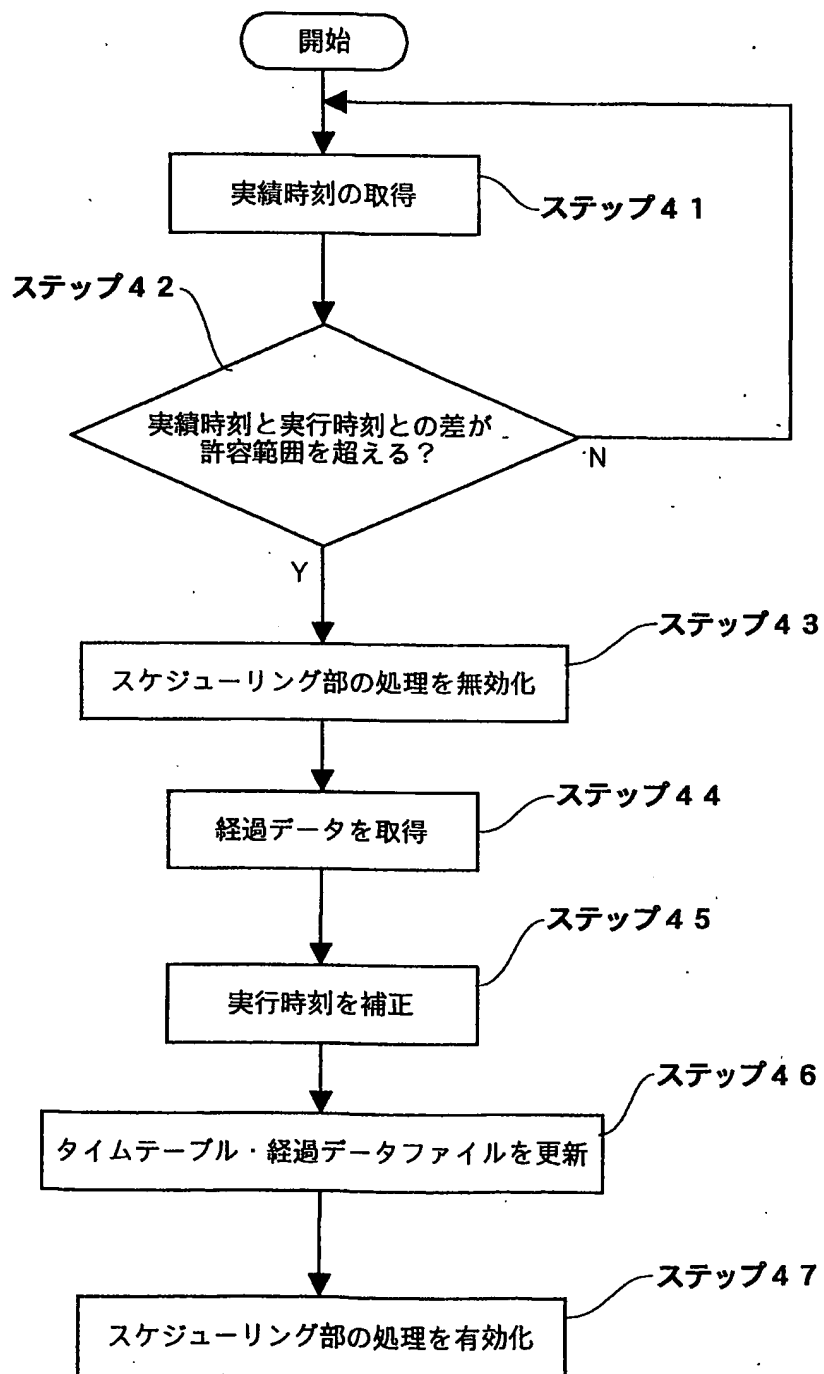
8/20

FIG. 8



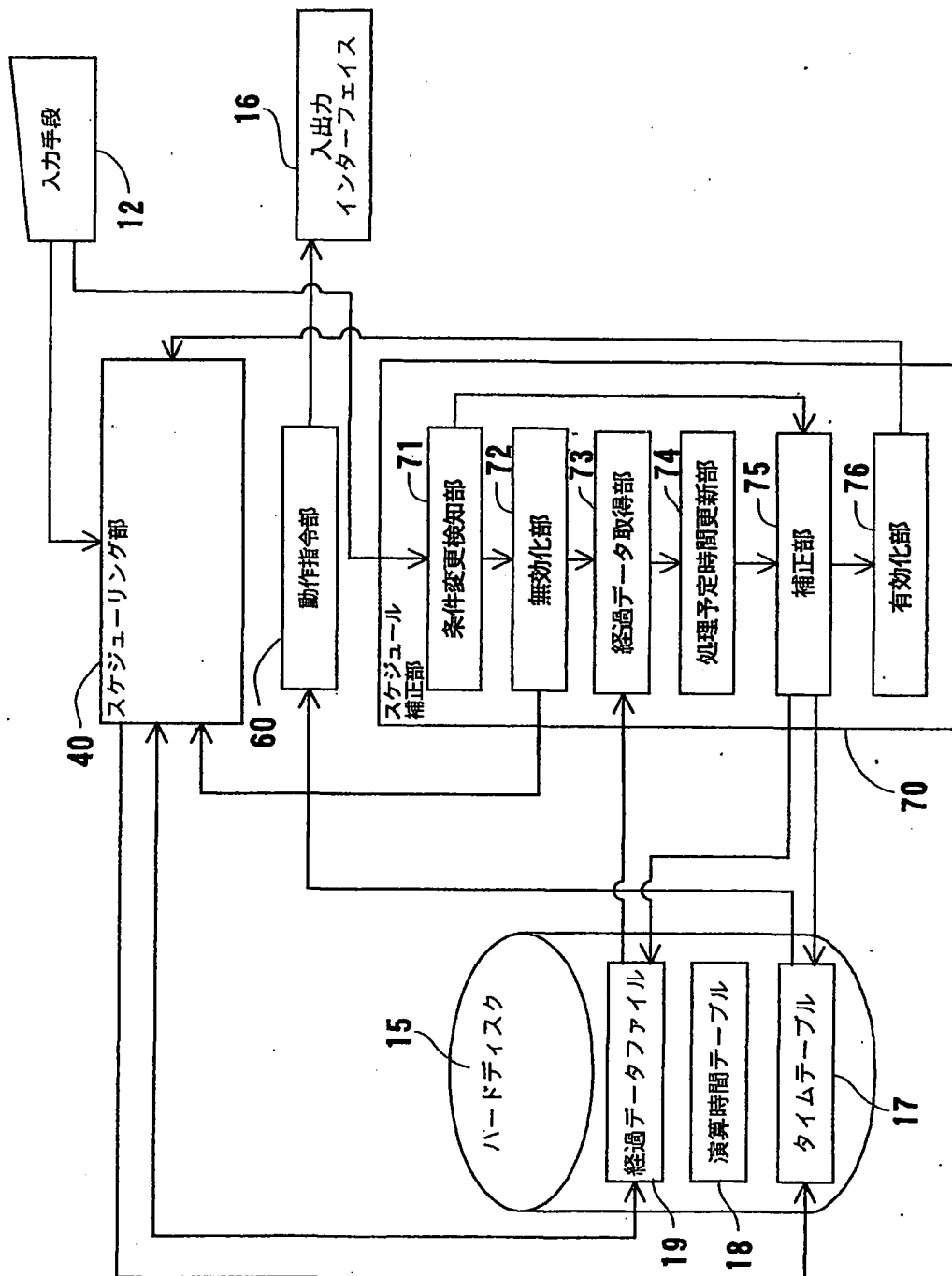
9/20

FIG. 9



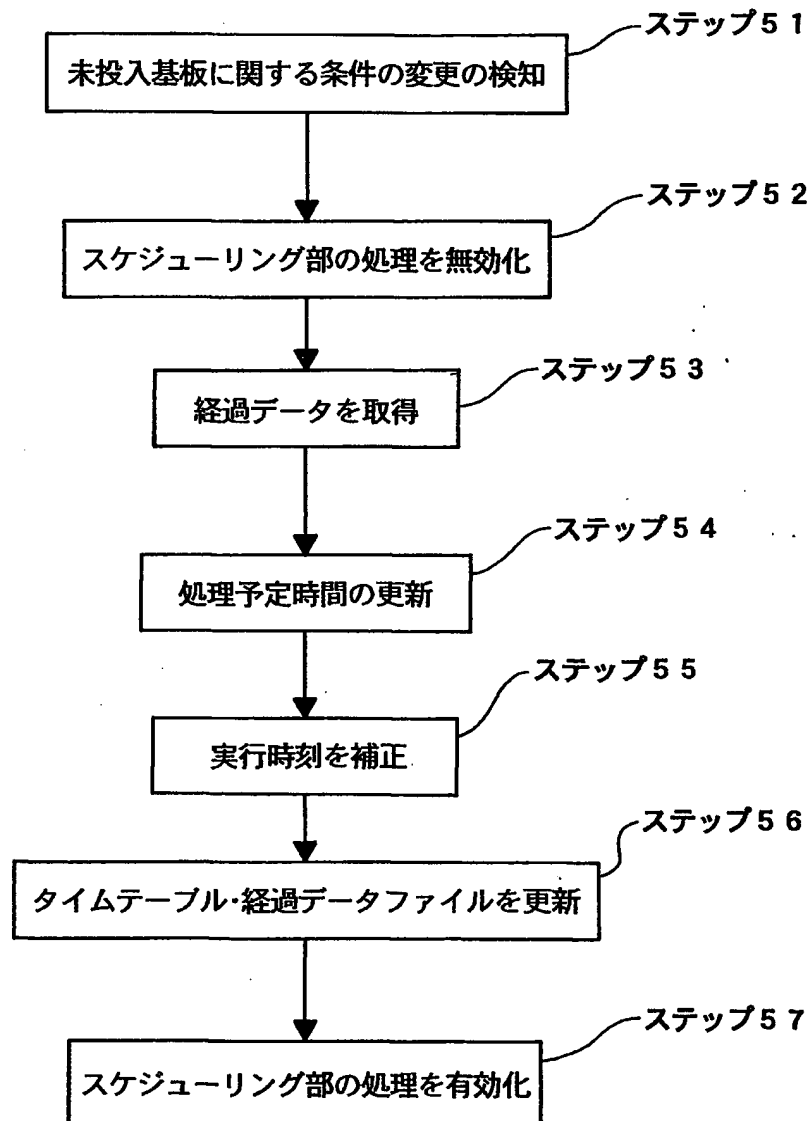
10/20

FIG. 10



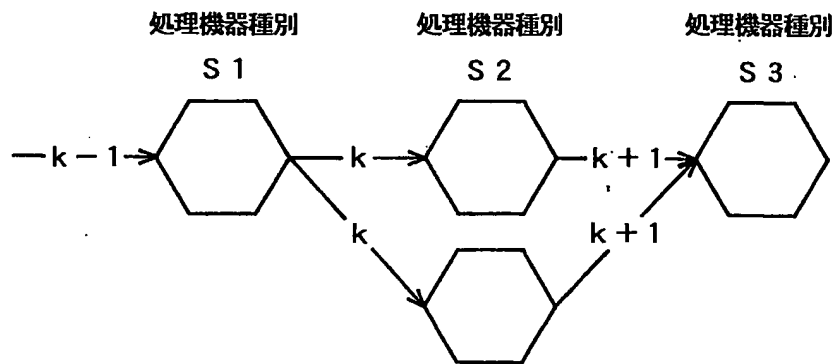
11/20

FIG. 11



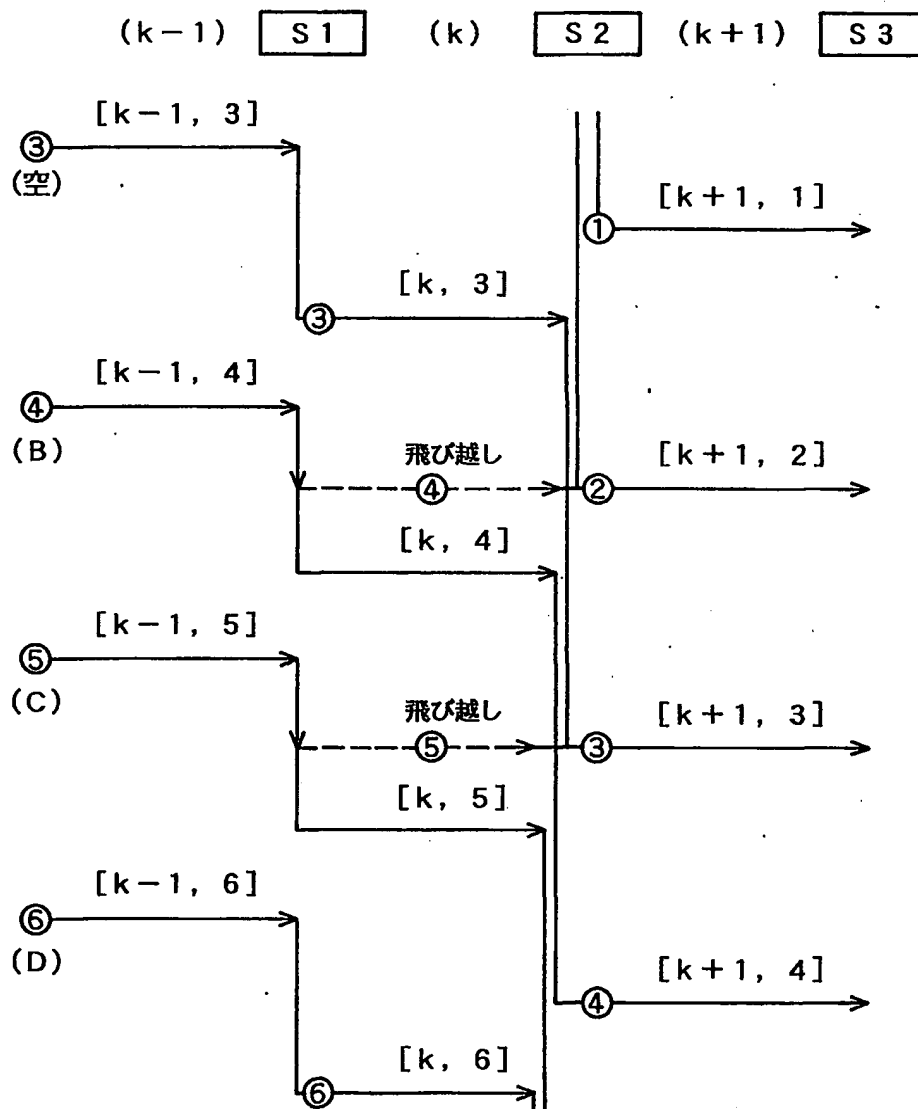
12/20

FIG. 12

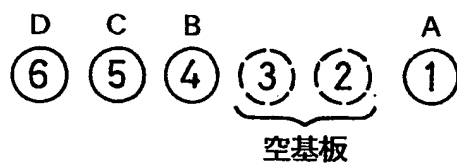
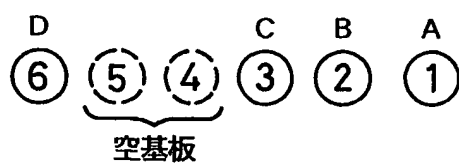
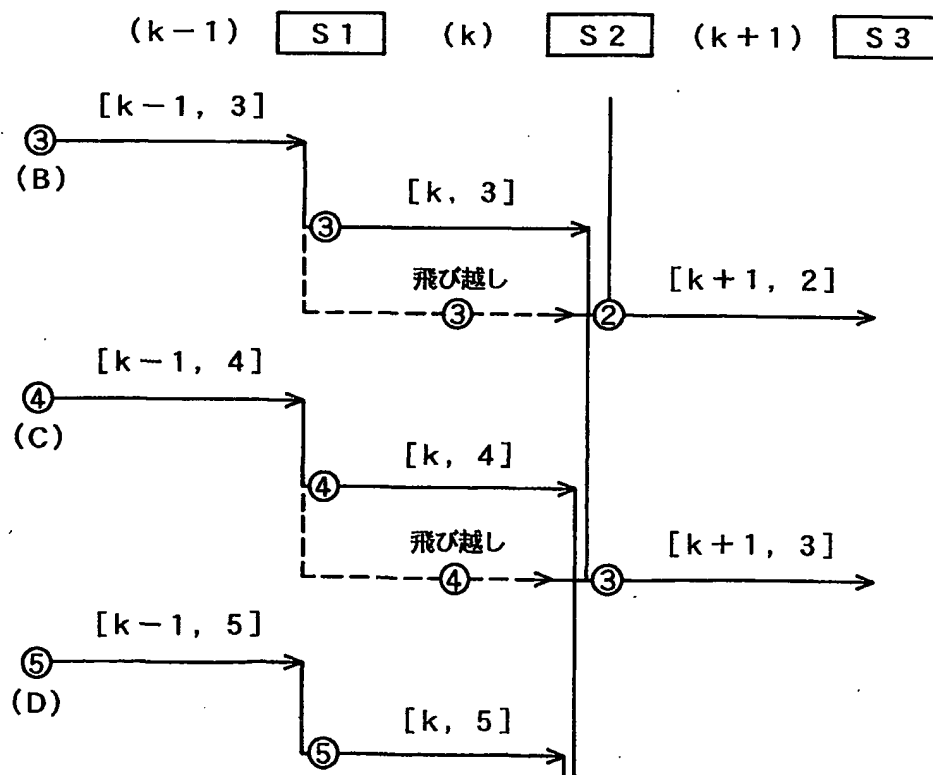


13/20

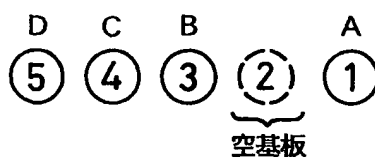
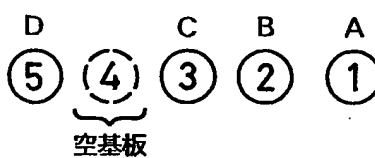
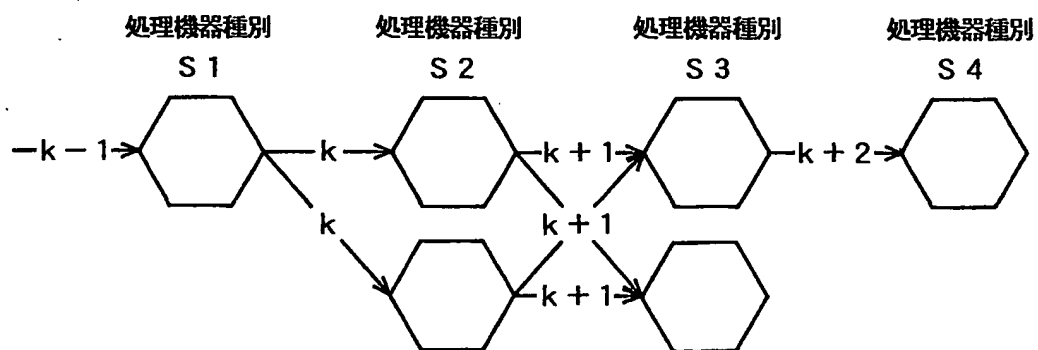
FIG. 13



14/20

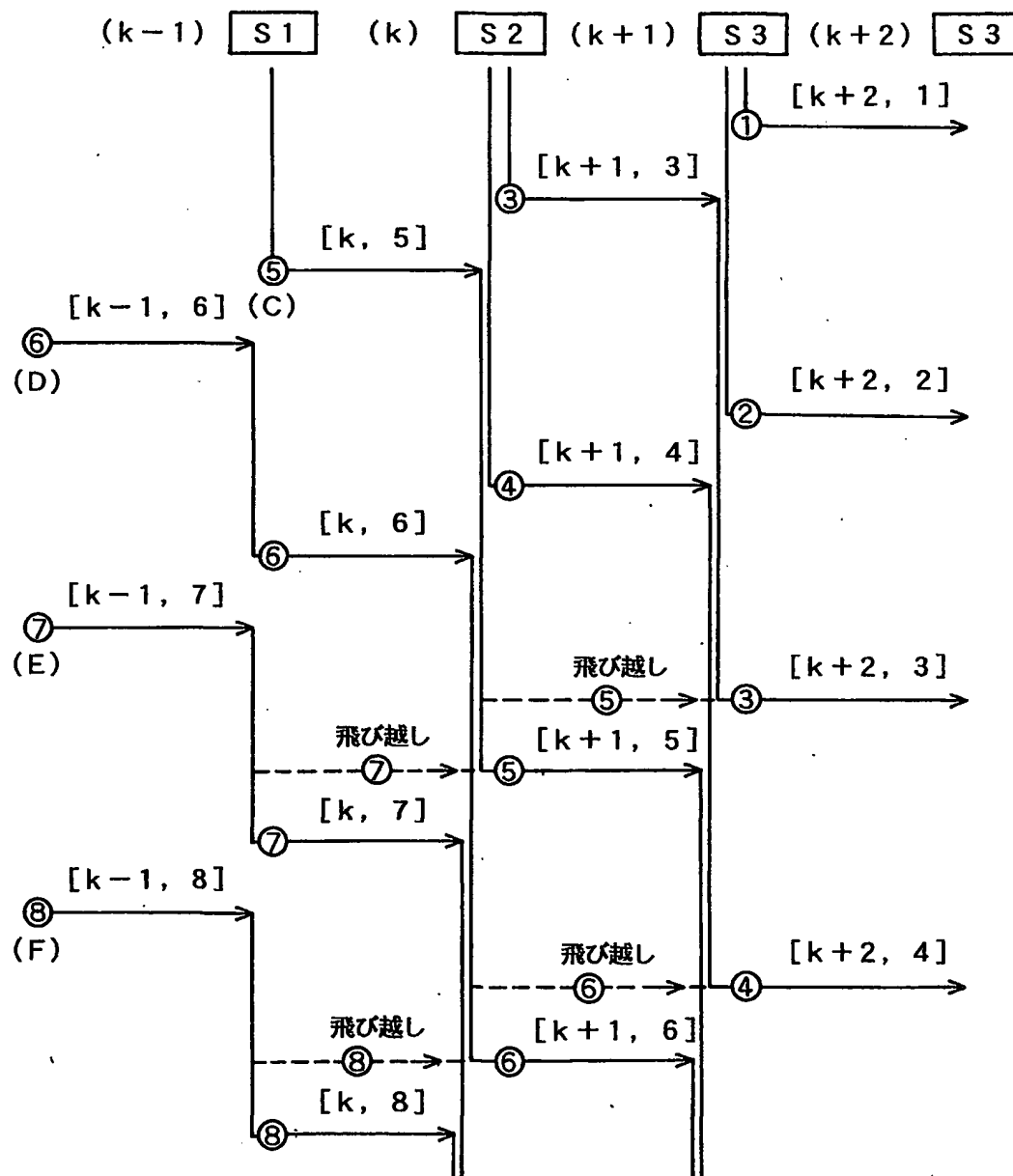
FIG. 14A**FIG. 14B****FIG. 15**

15/20

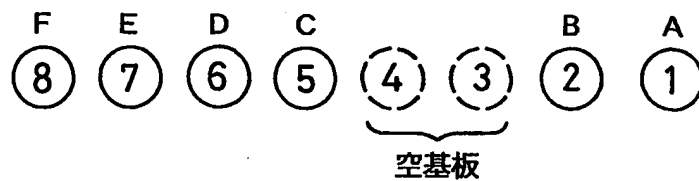
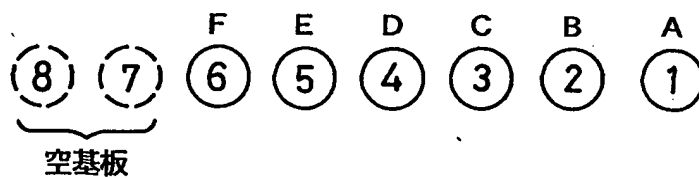
FIG. 16A**FIG. 16B****FIG. 17**

16/20

FIG. 18

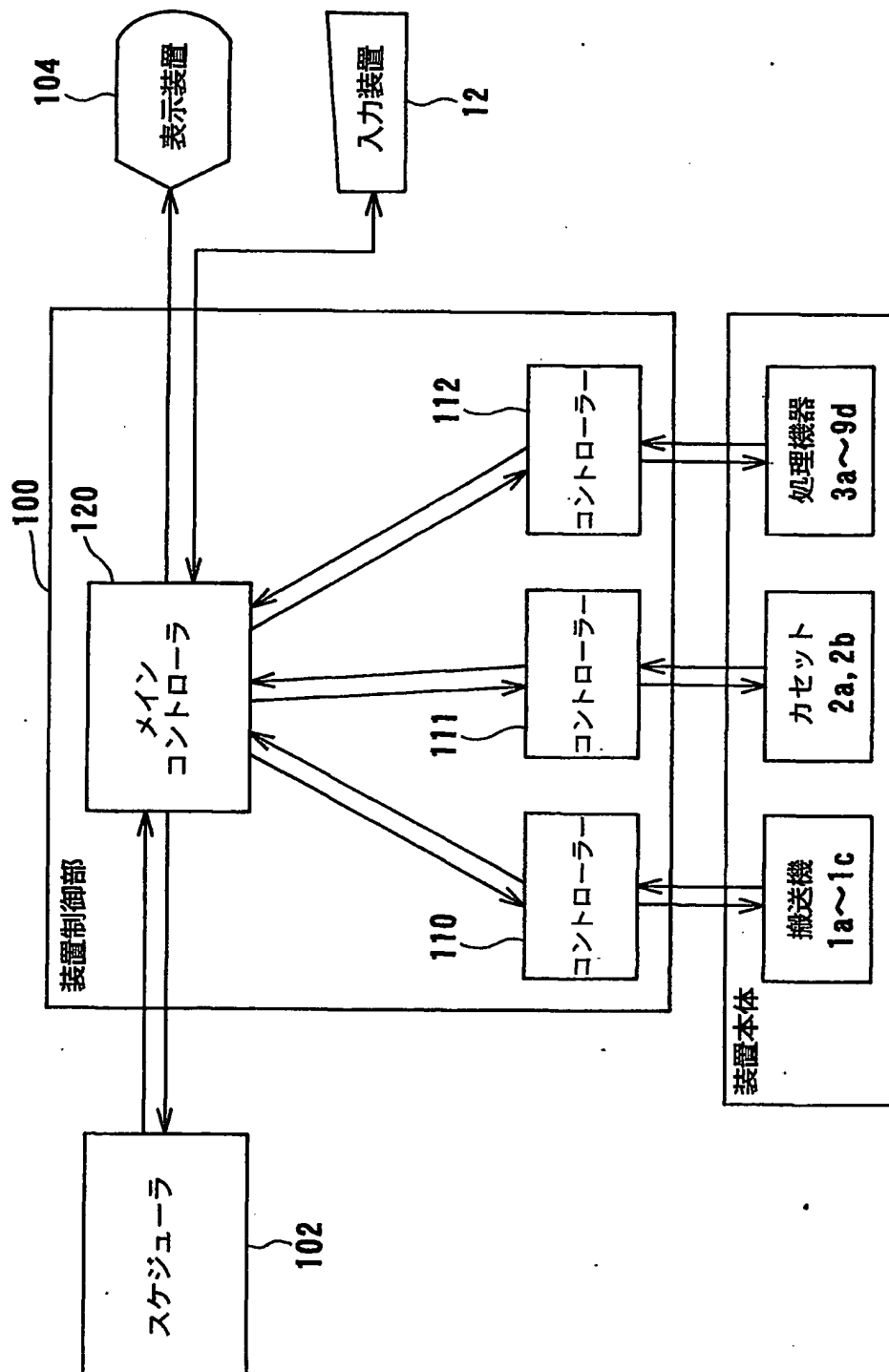


17/20

FIG. 19A**FIG. 19B****FIG. 19C**

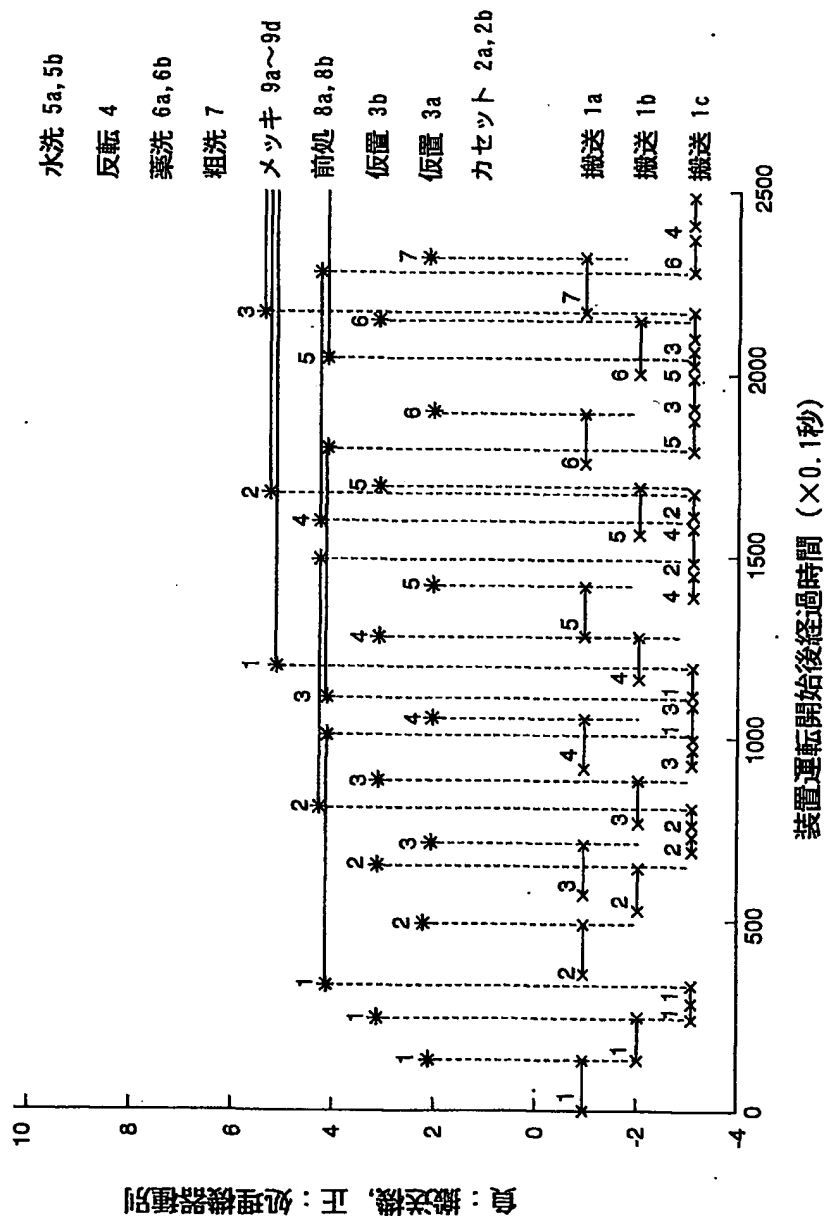
18/20

FIG. 20



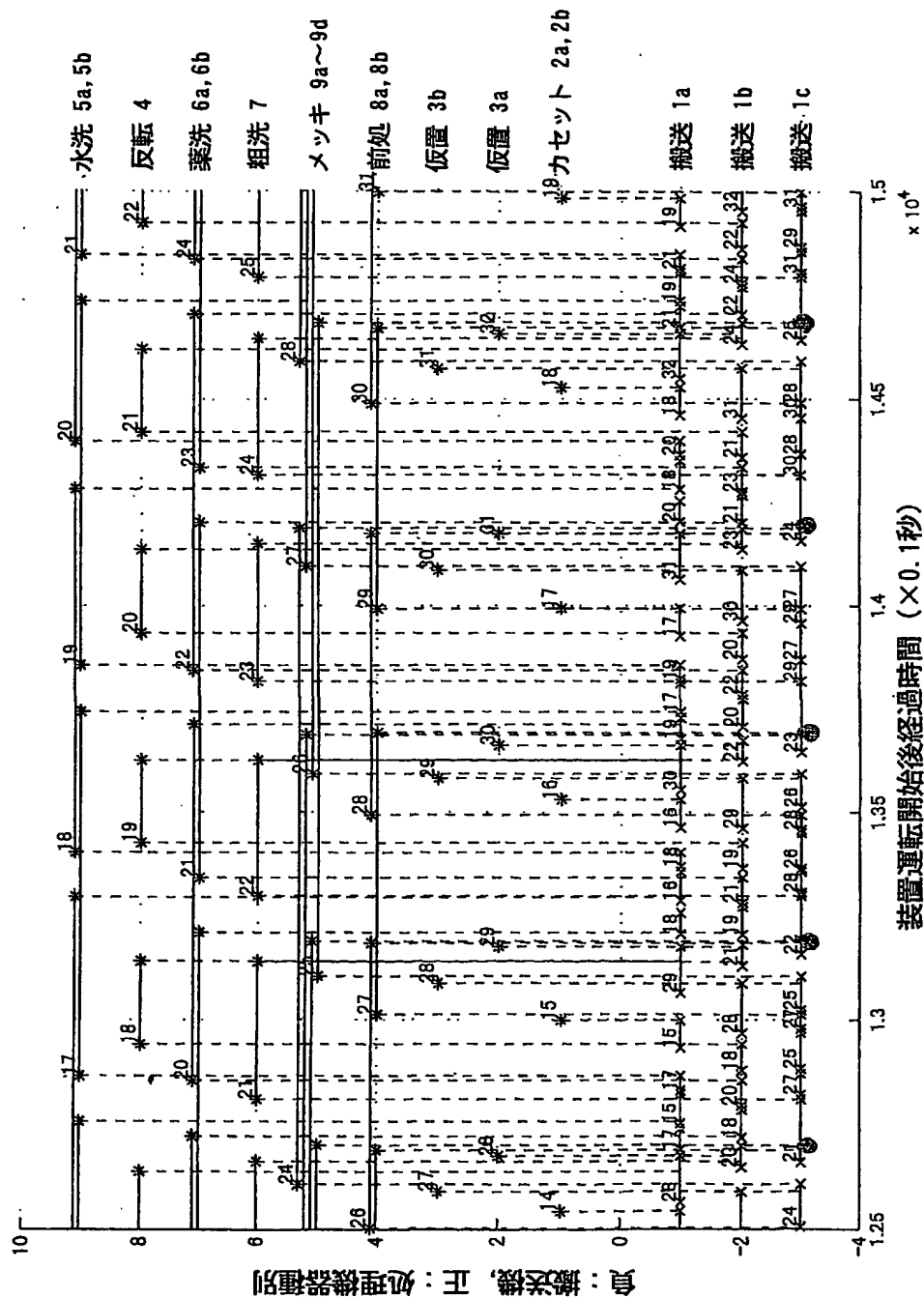
19/20

FIG. 21



20/20

FIG. 22



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/09404

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01L21/68, G06F17/60

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01L21/68, G06F17/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2001
 Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 10-256342, A (Kokusai Electric Co., Ltd.), 25 September, 1998 (25.09.98), Par. Nos. [0020] to [0037] (Family: none)	1-21
X	JP, 11-102953, A (Kokusai Electric Co., Ltd.), 13 April, 1999 (13.04.99), Par. Nos. [0009] to [0010], [0023] to [0057] (Family: none)	1-3, 8-10, 15-17
EX	JP, 2000-332083, A (Hitachi, Ltd.), 17 March, 2000 (17.03.00) Par. Nos. [0028] to [0045] (Family: none)	1-21
A	JP, 7-201950, A (Dainippon Screen MFG. Co., Ltd.), 04 August, 1995 (04.08.95), Par. Nos. [0020] to [0030] (Family: none)	1-3, 8-10, 15-17

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 April, 2001 (02.04.01)Date of mailing of the international search report
17 April, 2001 (17.04.01)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L21/68, G06F17/60

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01L21/68, G06F17/60

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-2001年

日本国登録実用新案公報 1994-2001年

日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 10-256342, A (国際電気株式会社), 25. 9 月. 1998 (25. 09. 98), 段落 [0020] - [003 7] (ファミリーなし)	1-21
X	JP, 11-102953, A (国際電気株式会社), 13. 4 月. 1999 (13. 04. 99), 段落 [0009] - [001 0], 段落 [0023] - [0057] (ファミリーなし)	1-3, 8-10, 15- 17
EX	JP, 2000-332083, A (株式会社日立製作所), 1 7. 3月. 2000 (17. 03. 00), 段落 [0028] -	1-21

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

02. 04. 01

国際調査報告の発送日

17.04.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

柴沼 雅樹

電話番号 03-3581-1101 内線 3390

3S

7523

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	[0045] (ファミリーなし) JP, 7-201950, A (大日本スクリーン製造株式会社), 4. 8月. 1995 (04. 08. 95), 段落 [0020] - [0030] (ファミリーなし)	1-3, 8-10, 15-17